

특 2002-0092824

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G02F 1/1335

(11) 공개번호 특2002-0092824
(43) 공개일자 2002년12월12일

(21) 출원번호	10-2002-0031274
(22) 출원일자	2002년06월04일
(30) 우선권 주장	JP-P-2001-00170173 2001년06월05일 일본 (JP) JP-P-2002-00142134 2002년05월16일 일본 (JP)
(71) 출원인	세이코 엡슨 가부시기가이샤 일본 도쿄도 신주쿠구 니시신주쿠 2초메 4-1
(72) 발명자	니무라도루 일본나가노켄스와시오와3초메3-5세이코엡슨가부시기가이샤내
(74) 대리인	김창세

심사청구 : 있음

(54) 전기 광학 장치, 전자 기기 및 전기 광학 장치의 제조 방법

요약

본 발명은 포토리소그래피 기술을 이용하여 투명 기판상에 감광성 수지층을 형성할 때의 노광 이상을 방지하여, 표시 품질이 높은 화상을 표시할 수 있는 전기 광학 장치, 전자 기기 및 전기 광학 장치의 제조 방법을 제공한다.

반사형 또는 반투과·반 반사형의 전기 광학 장치(100)의 TFT 어레이 기판(10)을 제조할 때, 감광성 수지(13)를 도포한 뒤, TFT 어레이 기판(10)의 이면측을 흡착 척(500)으로 유지한 상태에서 TFT 어레이 기판의 표면측으로부터 감광성 수지(13)에 대한 노광을 한다. 이때, 감광성 수지층(12)의 하층측에 차광막(19)이 형성되어 있기 때문에, TFT 어레이 기판(10)을 투과한 광이 흡착 척(500)에서 반사하여 홀인 구멍(501)의 흔적 등이 감광성 수지(13)에 전사되어 버리는 등의 불량을 회피할 수 있다.

도면도

도 10

영세서

도면의 간단한 설명

도 1은 전기 광학 장치를 대향 기판의 측으로부터 보았을 때의 평면도,

도 2는 도 1의 H-H' 선에 있어서의 단면도,

도 3은 전기 광학 장치에 있어서, 매트릭스 형상으로 배치된 복수의 화소에 형성된 각종 소자, 배선 등의 등가 회로도,

도 4는 본 발명의 실시예 1에 따르는 전기 광학 장치에 있어서, TFT 어레이 기판에 형성된 각 화소의 구성을 나타내는 평면도,

도 5의 (a), (b)는 각각, 도 4에 나타내는 전기 광학 장치에 적용한 TFT 어레이 기판에 있어서, 각 화소에 대한 광 반사막의 형성 영역을 나타내는 평면도 및 각 화소에 대한 차광막의 형성 영역을 나타내는 평면도,

도 6은 도 4에 나타내는 전기 광학 장치의 화소의 일부를 도 4의 A-A' 선에 상당하는 위치에서 절단했을 때의 단면도,

도 7의 (a)~(d)는, 본 발명의 실시예 1에 따르는 전기 광학 장치의 TFT 어레이 기판의 제조 방법을 나타내는 공정 단면도,

도 8의 (a)~(d)는, 본 발명의 실시예 1에 따르는 전기 광학 장치의 TFT 어레이 기판의 제조 방법에 있어서, 도 7에 나타내는 공정에 계속해서 실행하는 각 공정의 공정 단면도,

도 9의 (a)~(c)는, 본 발명의 실시예 1에 따르는 전기 광학 장치의 TFT 어레이 기판의 제조 방법에 있어서, 도 8에 나타내는 공정에 계속해서 실행하는 각 공정의 공정 단면도,

도 10의 (a)~(d)는, 본 발명의 실시예 1에 따르는 전기 광학 장치의 TFT 어레이 기판의 제조 방법에 있어서, 도 9에 나타내는 공정에 계속해서 실행하는 각 공정의 공정 단면도,
 도 11의 (a)~(d)는, 본 발명의 실시예 1에 따르는 전기 광학 장치의 TFT 어레이 기판의 제조 방법에 있어서, 도 10에 나타내는 공정에 계속해서 실행하는 각 공정의 공정 단면도,
 도 12는 본 발명의 실시예 1의 변형예에 따르는 전기 광학 장치의 화소의 일부를 도 4의 A-A' 선에 상당하는 위치에서 절단했을 때의 단면도,
 도 13은 본 발명의 실시예 2에 따르는 전기 광학 장치의 화소의 일부를 도 4의 A-A' 선에 상당하는 위치에서 절단했을 때의 단면도,
 도 14는 본 발명의 실시예 2의 변형예에 따르는 전기 광학 장치의 화소의 일부를 도 4의 A-A' 선에 상당하는 위치에서 절단했을 때의 단면도,
 도 15는 본 발명의 실시예 3에 따르는 전기 광학 장치의 화소의 일부를 도 4의 A-A' 선에 상당하는 위치에서 절단했을 때의 단면도,
 도 16은 본 발명의 실시예 4에 따르는 전기 광학 장치의 화소의 일부를 도 4의 A-A' 선에 상당하는 위치에서 절단했을 때의 단면도,
 도 17은 본 발명에 따르는 전기 광학 장치를 표시 장치로서 이용한 전자 기기의 회로 구성을 나타내는 블록도,
 도 18은 본 발명에 따르는 전기 광학 장치를 이용한 전자 기기의 1 실시 형태로서의 모바일형의 퍼스널 컴퓨터를 나타내는 설명도,
 도 19는 본 발명에 따르는 전기 광학 장치를 이용한 전자 기기의 1 실시 형태로서의 휴대 전화기의 설명도,
 도 20은 종래의 전기 광학 장치의 화소의 일부의 단면도,
 도 21은 종래의 전기 광학 장치의 제조 방법에 있어서, 요철 형성용 수지층 및 상층 절연막을 형성하는 공정을 나타내는 공정 단면도.

도면의 주요 부분에 대한 부호의 설명

1a : 반도체막1a' : 채널 형성용 영역
 1g, 15 : 차광막2 : 게이트 절연막
 3a : 주사선3b : 용량선
 3g, 6g : 차광막을 구성하는 도전막
 4 : 제 1 층간 절연막5 : 제 2 층간 절연막
 6a : 데이터선6b : 드레인 전극
 7a : 상층 절연막8a : 광 반사막
 9a : 화소 전극10 : TFT 어레이 기판
 11 : 하지 보호막
 13 : 요철 형성용 수지층을 형성하기 위한 감광성 수지
 13a : 요철 형성용 수지층(감광성 수지층)
 20 : 대향 기판21 : 대향 전극
 23 : 차광막30 : 화소 스위칭용의 TFT
 50 : 액정53 : 주변 구획부
 60 : 축적 용량100 : 전기 광학 장치
 100a : 화소500 : 흡착 척 장치(기판 유지 장치)
 501 : 흡착 척 장치의 흡인 구멍510 : 노광 마스크
 511 : 노광 마스크의 개구

발명의 상세한 설명

발명의 목적

발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 투명 기판에 전기 광학 물질이 유지된 전기 광학 장치, 그것을 이용한 전자 기기 및 전기 광학

장치의 제조에 관한 것이다. 더 자세하게는, 전기 광학 장치에 있어서 감광성 수지를 소정 패턴으로 형성하기 위한 기술에 관한 것이다.

액정 장치 등의 전기 광학 장치는 각종 기기의 직시형(直視型)의 표시 장치로서 이용되고 있다. 이러한 전기 광학 장치중, 예컨대, 액티브 매트릭스형의 액정 장치에서는, 도 20에 도시하는 바와 같이, 대향 배치된 TFT 어레이 기판(10)과 대향 기판(20)이 밀봉재(도시하지 않음)에 의해 접합되어 있음과 동시에, 기판 사이에서 밀봉재로 구획된 영역내에 전기 광학 물질로서의 액정(50)이 유지되어 있다.

또한, 반투과·반(半) 반사형의 액정 장치에 대해서는, 예를 들면 일본 특허 출원 제 2001-190293호로서 특허 출원된 기술 등이 있다.

일반적으로, 반사형 또는 반투과·반 반사형의 액정 장치에서는, TFT 어레이 기판(10)의 표면에는, 대향 기판(20)측으로부터 입사하여 온 외광(外光)을 대향 기판(20)측을 향해서 반사하기 위한 광 반사막(8a)이 화소 전극(9a)의 하층측에 형성되어 있고, 대향 기판(20)측으로부터 입사한 광을 TFT 어레이 기판(10)측에서 반사하여, 대향 기판(10)측으로부터 출사(出射)된 광에 의해서 화상을 표시한다.

이러한 반사형 또는 반투과·반 반사형의 액정 장치에 있어서, 광 반사막(8a)에서 반사된 광의 방향성이 강하면, 화상을 보는 각도에 따라 밝기가 다른 등의 시야각 의존성이 현저하게 된다. 그래서, 종래에는, 액정 장치를 제조할 때, 도 21(a)에 도시하는 바와 같이 제 2 층간 절연막(5)(표면 보호막)의 표면에, 마크필 수지 등이라고 하는 감광성 수지(13)를 두껍게 도포한 뒤, 도 20 및 도 21(b)에 도시하는 바와 같이 감광성 수지(13)를 포토리소그래피 기술에 의해 패턴닝함으로써, 광 반사막(8a)의 하층측에서 광 반사막(8a)과 평면적으로 겹치는 영역에, 요철 형성용 수지층(13a)을 소정의 패턴으로 선택적으로 남기는 것에 의해, 그 상층측에 형성되는 광 반사막(8a)의 표면에 요철 패턴(8g)을 형성하고 있다. 또한, 도 21(c)에 도시하는 바와 같이 요철 형성용 수지층(13a)의 상층측에, 폴리실라잔이나 마크필 수지 등이라고 하는 유동성 재료(7)를 도포한 뒤, 도 20 및 도 21(d)에 도시하는 바와 같이 패턴닝하여 상층 절연막(7a)을 형성하고, 요철 형성용 수지층(13a)의 에지 등이 요철 패턴(8g)으로 나가지 않도록 하던가, 또는 상층 절연막은 형성하지 않고, 요철 형성 수지층(13a)을 형성한 뒤, 베이크 공정에 의해서 어느정도 매끄럽게 하고 있다.

이러한 제조 방법에 있어서, 도 21(a)에 도시하는 바와 같이 기판 전면에 도포한 감광성 수지(13)로부터 요철 형성용 수지층(13a)을 형성할 때에는, 예컨대, TFT 어레이 기판(10)의 이면측을 흡착 척(chuck) 장치(500)로 흡착, 유지한 상태에서, TFT 어레이 기판(10)의 표면측으로부터 노광 마스크(510)를 거쳐서 자외선(UV) 등을 조사한 뒤, 현상을 한다. 여기서, 흡착 척(500)에는, 다수의 홀인 구멍(501)이 개구하고 있어서, 흡착 척(500) 내를 진공 흡인하면, TFT 어레이 기판(10)은 흡인 구멍(501)에 의해 흡착된다.

발명이 이루고자 하는 기술적 과제

그러나, 종래 방법으로 감광성 수지(13)로부터 요철 형성용 수지층(13a)을 형성하면, 노광 마스크(510)로 규정한 바와 같이 감광성 수지(13)를 노광, 현상할 수 없고, 예컨대, 노광 마스크(510)로 규정되는 패턴 이외의 패턴이 요철 형성용 수지층(13a)에 전사(轉寫)된다고 하는 문제점이 있다. 예컨대, 감광성 수지(13)에 대한 노광을 했을 때, 노광 마스크로 덮여져 있는 영역이더라도, TFT 어레이 기판(10)을 투과한 광이 흡착 척 장치(500)에서 반사하여 감광성 수지(13a)에 이면측으로부터 조사되어 버려, 흡착 구멍(501)의 흔적이 요철 형성용 수지층(13a)에 전사되는 일이 있다. 이러한 노광 이상은, 광 반사막(8a) 표면의 요철 패턴(8g)의 형상에 직접 영향을 미치게 하고, 이러한 영향은, 예컨대, 화소 사이에서 요철 패턴(8g)의 형상을 불균일하게 하여 표시의 품질을 저하시켜 버리는 원인으로 되기 때문에 바람직하지 못하다.

이상의 문제점을 감안하여, 본 발명의 과제는, 포토리소그래피 기술을 이용하여 투명 기판상에 감광성 수지층을 형성할 때의 노광 이상을 방지하는 것에 의해, 표시의 품질이 높은 화상을 표시할 수 있는 전기 광학 장치, 그것을 이용한 전자 기기 및 전기 광학 장치의 제조 방법을 제공하는 것에 있다.

발명의 구성 및 작용

상기 과제를 해결하기 위해서, 본 발명에서는, 전기 광학 장치에 있어서, 전기 광학 물질을 유지하는 투명 기판에, 소정의 배치 패턴으로 요철이 형성된 감광성 수지층과, 해당 감광성 수지층의 상층측에서 당해 감광성 수지층과 평면적으로 겹치는 영역에 형성된 광 반사막을 갖고, 해당 광 반사막의 표면에는 상기 감광성 수지층의 배치 패턴에 대응하는 요철이 형성되어 되고, 상기 투명 기판상에는, 상기 감광성 수지층보다 하층측에서, 적어도 상기 요철이 형성되어 있는 영역과 평면적으로 겹치는 영역에 차광막이 형성되어 있는 것을 특징으로 한다.

또한, 본 발명에서는, 전기 광학 물질을 유지하는 투명 기판에, 소정의 배치 패턴으로 요철이 형성된 감광성 수지층과, 해당 감광성 수지층의 상층측에서 당해 감광성 수지층과 평면적으로 겹치는 영역에 형성된 광 반사막을 갖고, 해당 광 반사막의 표면에는 상기 감광성 수지층의 배치 패턴에 대응하는 요철이 형성되어 이루어지는 전기 광학 장치의 제조 방법에 있어서, 상기 투명 기판상에 상기 감광성 수지층을 형성할 때에는, 당해 감광성 수지층의 하층측의 소정 영역에 차광막을 형성해 두고, 상기 감광성 수지층을 형성할 때에는, 상기 투명 기판의 표면측에 감광성 수지를 도포한 뒤, 당해 투명 기판의 이면측을 기판 유지 장치로 유지한 상태에서 당해 투명 기판의 표면측으로부터 상기 감광성 수지에 대한 노광을 하는 것을 특징으로 한다.

여기서, 상기 기판 유지 장치는, 예컨대, 상기 투명 기판의 이면측중, 상기 차광막이 형성되고, 또한, 노광 마스크로 차광되어 있는 영역에서 당해 투명 기판을 유지한다.

이러한 기관 유지 장치로서는, 상기 투명 기관의 이면측을 흡인하는 흡인 구멍이 개구하는 흡착 척 장치를 이용할 수 있다.

본 발명에서는, 투명 기관상에 감광성 수지층을 형성할 때에는, 투명 기관의 표면측에 감광성 수지를 도포한 뒤, 이 투명 기관의 이면측을 기관 유지 장치로 유지한 상태에서 투명 기관의 표면측으로부터 감광성 수지에 대한 노광을 하고, 그런 후에 현상을 한다. 여기서, 투명 기관상에는, 감광성 수지층의 하층측에 차광막이 형성되어 있다. 따라서, 감광성 수지에 대한 노광을 했을 때, 투명 기관을 투과한 광이 기관 유지 장치에서 반사하여 기관 유지 장치의 형태 등이 감광성 수지에 전사되어 버리는 등의 불량을 차광막에 의해서 회피할 수 있기 때문에, 감광성 수지층을 정밀도 좋게 형성할 수 있다. 그 때문에, 광 반사막 표면의 요철 패턴의 형상을 정밀도 좋게 제어할 수 있으므로, 품질이 높은 표시를 할 수 있다.

본 발명에 있어서, 상기 차광막은, 상기 반사막이 형성되어 있는 영역과 평면적으로 겹치는 영역의 대략 전체에 걸쳐 형성되어 있는 것이 바람직하다. 이와 같이 구성하면, 차광막이 형성되어 있는 부분과, 차광막이 형성되어 있지 않은 부분에서의 광의 반사 상태의 차이가 노광 결과에 영향을 미치게 하는 일이 없다.

본 발명에 있어서, 상기 투명 기관에는, 매트릭스 형상으로 배치된 화소의 각각에 복수층의 박막으로 이루어지는 박막 소자 및 해당 박막 소자에 전기적으로 접속하는 투명한 화소 전극이 형성되어 있는 경우에는, 상기 복수층의 박막 중의 어느 하나와 동일한 층의 박막으로부터 상기 차광막을 형성하는 것이 바람직하다. 이와 같이 구성하면, 전기 광학 장치의 제조 공정에서는, 상기 투명 기관에 대하여, 박막의 성막 공정 및 패터닝 공정을 각각 복수회 실행하는 것에 의해 박막 소자를 형성하기 때문에, 해당 박막 소자의 형성 공정을 이용하여 상기 차광막을 동시 형성할 수 있다. 따라서, 투명 기관상에 차광막을 추가하는 경우라도 새로운 공정을 추가할 필요가 없다.

예컨대, 상기 박막 소자가 상기 투명 기관상에 형성된 박막 트랜지스터인 경우에는, 상기 차광막은, 상기 박막 트랜지스터의 능동층과 동일한 층의 반도체막, 상기 박막 트랜지스터의 게이트 전극과 동일한 층의 도전막 및 상기 박막 트랜지스터의 소스 전극과 동일한 층의 도전막 중의 어느 하나와 동일한 층의 박막으로부터 형성하는 것이 바람직하다. 여기서, 상기 차광막을 상기 박막 트랜지스터의 능동층과 동일한 층의 반도체막, 상기 박막 트랜지스터의 게이트 전극과 동일한 층의 도전막 및 상기 박막 트랜지스터의 소스 전극과 동일한 층의 도전막 중의 어느 하나와 동일한 층의 박막으로부터 형성하는 경우에는, 이 박막과 차광막을 전기적으로 분리한 상태로 형성하는 것이 바람직하다. 단, 상기 차광막이 다른 도전막과 기생 용량을 구성할 염려, 또는 단락의 문제가 없는 경우, 상기 차광막을 상기 박막 트랜지스터의 능동층과 동일한 층의 반도체막, 상기 박막 트랜지스터의 게이트 전극과 동일한 층의 도전막 및 상기 박막 트랜지스터의 소스 전극과 동일한 층의 도전막 중의 어느 하나와 일체로 형성하더라도 무방하다.

또한, 상기 박막 소자가 상기 투명 기관상에 형성된 축적 용량 소자인 경우에는, 상기 차광막은, 상기 축적 용량 소자의 하전극 또는 상전극과 동일한 층의 도전막으로부터 형성하더라도 무방하다. 이 경우도, 축적 용량 소자의 하전극 또는 상전극과, 차광막으로서의 도전막과를 전기적으로 분리한 상태로 형성하는 것이 바람직하다. 단, 상기 차광막이 다른 도전막과 기생 용량을 구성할 염려, 또는 단락의 문제가 없는 경우, 상기 차광막을 상기 축적 용량 소자의 하전극 또는 상전극과 일체로 형성하더라도 무방하다.

본 발명에 있어서, 상기 투명 기관상에는, 상기 박막 소자의 하층측에 하지 보호막이 형성되어 있는 경우, 상기 차광막이 당해 하지 보호막의 하층측에 형성되어 있는 구성이더라도 무방하다.

본 발명에 있어서, 상기 차광막이 상기 화소 전극과 전기적으로 분리되어 있는 구성을 채용할 수 있다.

이것에 대하여, 상기 차광막이 상기 화소마다 독립하여 형성되어 있는 경우에는, 각 화소마다 있어서 상기 차광막과 상기 화소 전극이 전기적으로 접속되어 있는 구성을 채용하더라도 무방하다.

본 발명에 있어서, 상기 투명 기관상의 각 화소에는, 상기 투명 기관의 표면측으로부터 입사한 광을 상기 반사막에 의해서 반사하는 반사 영역과, 상기 투명 기관의 이면측으로부터 입사한 광을 투과하는 투과 영역이 구성되어 있는 경우, 상기 차광막은 상기 반사 영역에 형성된다.

본 발명에 있어서, 상기 전기 광학 물질은, 예컨대 액정이다. 이 경우, 상기 투명 기관을 제 1 투명 기관으로 하고, 해당 제 1 투명 기관에 대하여 제 2 투명 기관을 대향 배치시켜 당해 기관 사이에 상기 전기 광학 물질로서의 액정을 유 지시킨다.

본 발명을 적용한 전기 광학 장치는, 휴대 전화기, 모바일 컴퓨터 등이라고 하는 전자 기기의 표시 장치 등으로서 이용할 수 있다.

(발명의 실시예)

도면을 참조하여, 본 발명의 실시예를 설명한다.

[실시예 1]

(전기 광학 장치의 기본적인 구성)

도 1은 본 발명을 적용한 전기 광학 장치를 각 구성 요소와 함께 대향 기관측에서 본 평면도이며, 도 2는 도 1의 H-H' 단면도이다. 도 3은 전기 광학 장치의 화상 표시 영역에 있어서 매트릭스 형상으로 형성된 복수의 화소에 있어서의 각종 소자, 배선 등의 등가 회로도이다. 또, 본 예의 설명에 이용한 각 도면에서는, 각 층이나 각 부재를 도면상에서 인식 가능한 정도의 크기로 하기 위해서, 각 층이나 각 부재마다 축척을 다르게 하고 있다.

도 1 및 도 2에 있어서, 본 예의 전기 광학 장치(100)는, TFT 어레이 기판(10)(제 1 기판)과 대향 기판(20)(제 2 기판)이 밀봉재(52)에 의해서 접합되고, 이 밀봉재(52)에 의해서 구획된 영역(액정 봉입 영역) 내에는, 전기 광학 물질로서의 액정(50)이 사이에 유지되어 있다. 밀봉재(52) 형성 영역의 내측 영역에는, 차광성 재료로 이루어지는 주변 구획부(53)가 형성되어 있다. 밀봉재(52)의 외측 영역에는, 데이터 선 구동 회로(101) 및 실장 단자(102)가 TFT 어레이 기판(10)의 1면을 따라 형성되어 있고, 이 1면에 인접하는 2면을 따라서 주사선 구동 회로(104)가 형성되어 있다. TFT 어레이 기판(10)의 남은 1면에는, 화상 표시 영역의 양측에 마련된 주사선 구동 회로(104)의 사이를 연결하기 위한 복수의 배선(105)이 마련되어 있고, 또한, 주변 구획부(53)의 아래 등을 이용하여, 프리 차지 회로나 검사 회로가 마련되는 일도 있다. 또한, 대향 기판(20)의 코너(corner)부의 적어도 1개소에서는, TFT 어레이 기판(10)과 대향 기판(20)과의 사이에서 전기적 도통을 취하기 위한 기판간 도통재(106)가 형성되어 있다.

또, 데이터선 구동 회로(101) 및 주사선 구동 회로(104)를 TFT 어레이 기판(10) 위에 형성하는 대신에, 예를 들면, 구동용 LSI가 실장된 TAB(Tape Automated Bonding) 기판을 TFT 어레이 기판(10)의 주변부에 형성된 단자군에 대하여 미방성 도전막을 거쳐서 전기적 및 기계적으로 접속하도록 하더라도 무방하다. 또, 전기 광학 장치(100)에서는, 사용하는 액정(50)의 종류, 즉, TN(Twisted Nematic) 모드, STN(Super TN) 모드 등의 동작 모드나, 노멀리 화이트 모드/노멀리 블랙 모드의 구별에 따라서, 편광 필름, 위상차 필름, 편광판 등이 소정의 방향에 배치되지만, 여기서는 도시를 생략하고 있다.

또한, 전기 광학 장치(100)를 컬러 표시용으로서 구성하는 경우에는, 대향 기판(20)에 있어서, TFT 어레이 기판(10)의 각 화소 전극(후술함)에 대향하는 영역에 RGB의 컬러 필터를 그 보호막과 함께 형성한다.

이러한 구조를 갖는 전기 광학 장치(100)의 화상 표시 영역(10a)에서는, 도 3에 도시하는 바와 같이 복수의 화소(100a)가 매트릭스 형상으로 구성되어 있음과 동시에, 이들 화소(100a)의 각각에는, 화소 전극(9a) 및 이 화소 전극(9a)을 구동하기 위한 화소 스위칭용의 TFT(30)가 형성되어 있고, 화소 신호 S1, S2, ..., Sn을 공급하는 데이터선(6a)이 당해 TFT(30)의 소스에 전기적으로 접속되어 있다. 데이터선(6a)에 기입하는 화소 신호 S1, S2, ..., Sn은, 이 순서대로 선순차적(線順次的)으로 공급하더라도 상관없고, 서로 인접하는 복수의 데이터선(6a) 끼리에서, 그룹마다 공급하도록 하더라도 무방하다. 또한, TFT(30)의 게이트에는 주사선(3a)이 전기적으로 접속되어 있고, 소정의 타이밍으로, 주사선(3a)에 펄스적으로 주사 신호 G1, G2, ..., Gn을 이 순서대로 선순차적으로 인가하도록 구성되어 있다. 화소 전극(9a)은 TFT(30)의 드레인에 전기적으로 접속되어 있고, 스위칭 소자인 TFT(30)를 일정 기간만 온 상태로 하는 것에 의해, 데이터선(6a)으로부터 공급되는 화소 신호 S1, S2, ..., Sn을 각 화소에 소정의 타이밍으로 기입한다. 이렇게 하여 화소 전극(9a)을 거쳐서 액정에 기입된 소정 레벨의 화소 신호 S1, S2, ..., Sn은, 도 2에 나타내는 대향 기판(20)의 대향 전극(21)과의 사이에서 일정 기간 유지된다.

여기서, 액정(50)은, 인가되는 전압 레벨에 의해 분자 집합의 배향(配向)이나 질서가 변화되는 것에 의해, 광을 변조하여 계조 표시를 가능하게 한다. 노멀리 화이트 모드이면, 인가된 전압에 따라 입사광이 이 액정(50)의 부분을 통과하는 광량이 저하하고, 노멀리 블랙 모드이면, 인가된 전압에 따라 입사광이 이 액정(50)의 부분을 통과하는 광량이 증대해 나간다. 그 결과, 전체적으로, 전기 광학 장치(100)로부터는 화소 신호 S1, S2, ..., Sn에 따른 콘트라스트를 가지는 광이 출사된다.

또, 유지된 화소 신호 S1, S2, ..., Sn이 리크하는 것을 방지하기 위해서, 화소 전극(9a)과 대향 전극과의 사이에 형성되는 액정 용량과 병렬로 축적 용량(60)을 부가하는 일도 있다. 예컨대, 화소 전극(9a)의 전압은, 소스 전압이 인가된 시간보다도 3자리수나 긴 시간만큼 축적 용량(60)에 의해 유지된다. 이것에 의해, 전하의 유지 특성은 개선되며, 콘트라스트비가 높은 전기 광학 장치(100)를 실현할 수 있다. 또, 축적 용량(60)을 형성하는 방법으로서, 도 3에 예시하는 바와 같이, 축적 용량(60)을 형성하기 위한 배선인 용량선(3b)과의 사이에 형성하는 경우, 또는 전단(前段)의 주사선(3a)과의 사이에 형성하는 경우의 어떤 것이더라도 무방하다.

(TFT 어레이 기판의 구성)

도 4는, 본 예의 전기 광학 장치에 이용한 TFT 어레이 기판의 서로 인접하는 복수의 화소군의 평면도이다. 도 5(a), (b)는 각각, 본 예의 전기 광학 장치에 이용한 TFT 어레이 기판에 있어서 각 화소에 대한 광 반사막의 형성 영역을 나타내는 평면도 및 각 화소에 대한 차광막의 형성 영역을 나타내는 평면도이다. 도 6은, 전기 광학 장치의 화소의 일부를 도 4의 A-A' 선에 상당하는 위치에서 절단했을 때의 단면도이다.

도 4에 있어서, TFT 어레이 기판(10)상에는, 복수의 투명한 ITO(Indium Tin Oxide)막으로 이루어지는 화소 전극(9a)이 매트릭스 형상으로 형성되어 있고, 이들 각 화소 전극(9a)에 대하여 화소 스위칭용의 TFT(30)가 각각 접속하고 있다. 또한, 화소 전극(9a)의 종횡의 경계를 따라, 데이터선(6a), 주사선(3a) 및 용량선(3b)이 형성되고, TFT(30)는 데이터선(6a) 및 주사선(3a)에 대하여 접속하고 있다. 즉, 데이터선(6a)은 콘택트 홀을 거쳐서 TFT(30)의 고농도 소스 영역(1d)에 전기적으로 접속하고, 화소 전극(9a)은 콘택트 홀을 거쳐서 TFT(30)의 고농도 드레인 영역(1e)에 전기적으로 접속하고 있다. 또한, TFT(30)의 채널 영역(1a')에 대향하도록 주사선(3a)이 연장하고 있다. 또, 축적 용량(60)(축적 용량 소자)은, 화소 스위칭용의 TFT(30)를 형성하기 위한 반도체막(1)의 연장(延長) 부분(1f)을 도전화한 것을 하전극으로 하고, 이 하전극(41)에, 주사선(3b)과 동일한 층의 용량선(3b)이 상전극으로서 겹친 구조로 되어 있다.

이와 같이 구성한 각 화소(100a)에 있어서, 화소 전극(9a)이 형성되어 있는 영역중, 도 5(a)에서 오른쪽 아래로 사선이 그려진 영역은 투과 모드에서 표시를 하는 투과 영역(100b)으로 되어 있고, 도 5(a)에서 왼쪽 아래로 사선이 그려진 영역은 후술하는 광 반사막에 의해서 반사 모드에서 표시를 하는 반사 영역(100c)으로 되어 있다.

이와 같이 구성한 각 화소(100a)에서, 반사 영역(100c)의 A-A' 선에 있어서의 단면은, 도 6에 도시하는 바와 같이 TFT 어레이 기판(10)의 기체(基體)인 투명한 기판(10')의 표면에, 두께가 300nm~500nm의 실리콘 산화막(절연막)으로 이루어지는 하지 보호막(11a)이 형성되고, 이 하지 보호막(11a)의 표면에는, 두

께가 50nm~100nm의 성형상의 반도체막(1a)이 형성되어 있다. 반도체막(1a)의 표면에는, 두께가 약 50nm~150nm의 실리콘 산화막으로 이루어지는 게이트 절연막(2a)이 형성되고, 이 게이트 절연막(2a)의 표면에는, 두께가 300nm~800nm의 주사선(3a)이 게이트 전극으로서 통하고 있다. 반도체막(1a)중, 주사선(3a)에 대하여 게이트 절연막(2a)을 거쳐서 대치하는 영역이 채널 영역(1a')으로 되어 있다. 이 채널 영역(1a')에 대하여 한쪽측에는, 저농도 소스 영역(1b) 및 고농도 소스 영역(1d)을 구비하는 소스 영역이 형성되고, 다른쪽측에는 저농도 드레인 영역(1c) 및 고농도 드레인 영역(1e)을 구비하는 드레인 영역이 형성되어 있다.

화소 스위칭용의 TFT(30)의 표면측에는, 두께가 300nm~800nm의 실리콘 산화막으로 이루어지는 제 1 층간 절연막(4) 및 두께가 100nm~300nm의 실리콘 질화막으로 이루어지는 제 2 층간 절연막(5)(표면 보호막)이 형성되어 있다. 제 1 층간 절연막(4)의 표면에는, 두께가 300nm~800nm의 데이터선(6a)이 형성되고, 이 데이터선(6a)은, 제 1 층간 절연막(4)에 형성된 콘택트 홀을 거쳐서 고농도 소스 영역(1d)에 전기적으로 접속하고 있다. 제 1 층간 절연막(4)의 표면에는 데이터선(6a)과 동시 형성된 드레인 전극(6b)이 형성되고, 이 드레인 전극(6b)은, 제 1 층간 절연막(4)에 형성된 콘택트 홀을 거쳐서 고농도 드레인 영역(1e)에 전기적으로 접속하고 있다.

제 2 층간 절연막(5)의 상층에는, 마크릴 수지 등의 감광성 수지로 이루어지는 상층 절연막(7a)이 형성되고, 이 상층 절연막(7a)의 표면에는, 알루미늄막 등으로 이루어지는 광 반사막(8a)이 형성되어 있다.

광 반사막(8a)의 상층에는 ITO 막으로 이루어지는 투명한 화소 전극(9a)이 형성되어 있다. 화소 전극(9a)은 광 반사막(8a)의 표면에 직접 적층되고, 화소 전극(9a)과 광 반사막(8a)과는 전기적으로 접속되어 있다. 또한, 화소 전극(9a)은, 상층 절연막(7a) 및 제 2 층간 절연막(5)에 형성된 콘택트 홀을 거쳐서 드레인 전극(6b)에 전기적으로 접속하고 있다.

화소 전극(9a)의 표면측에는 폴리이미드막으로 이루어지는 배향막(12)이 형성되어 있다. 이 배향막(12)은 폴리이미드막에 대하여 연마 처리가 실시된 막이다.

또한, 고농도 드레인 영역(1e)으로부터의 연장 부분(1f)(하전극)에 대하여는, 게이트 절연막(2a)과 동시 형성된 절연막(유전체막)을 거쳐서, 주사선(3a)과 동일한 층의 용량선(3b)이 상전극으로서 대항하는 것에 의해, 축적 용량(60)이 구성되어 있다.

또, TFT(30)는, 바람직하게는 상술한 바와 같이 LDD 구조를 갖지만, 저농도 소스 영역(1b) 및 저농도 드레인 영역(1c)에 상당하는 영역에 불순물 이온의 주입을 실행하지 않는 오프셋 구조를 갖고 있더라도 무방하다. 또한, TFT(30)는 게이트 전극(주사선(3a)의 일부)을 마스크로 하여 고농도로 불순물 이온을 주입하고, 자기 정합적으로 고농도의 소스 및 드레인 영역을 형성한 셀프 얼라인형의 TFT이더라도 무방하다.

또한, 본 예에서는, TFT(30)의 게이트 전극(주사선(3a))을 소스-드레인 영역의 사이에 1개만 배치한 단일 게이트 구조로 했지만, 이들 사이에 2개 이상의 게이트 전극을 배치하더라도 무방하다. 이때, 각각의 게이트 전극에는 동일한 신호가 인가되도록 한다. 이와 같이 듀얼 게이트(더블 게이트), 또는 트리플 게이트 이상으로 TFT(30)를 구성하면, 채널과 소스-드레인 영역의 접합부에서의 리크 전류를 방지할 수 있어서, 오프시의 전류를 저감할 수 있다. 이들 게이트 전극의 적어도 1개를 LDD 구조 또는 오프셋 구조로 하면, 오프 전류를 더욱 저감할 수 있어서, 안정한 스위칭 소자를 얻을 수 있다.

(요철 패턴의 구성)

도 6에 도시하는 바와 같이, TFT 어레이 기판(10)의 각 화소(100a)의 반사 영역(100c)에는, 광 반사막(8a)의 형성층; TFT(30)의 형성 영역으로부터 벗어난 영역(광 반사막 형성 영역/도 4를 참조)에는, 볼록부(8b) 및 오목부(8c)를 구비한 요철 패턴(8g)이 형성되어 있다.

이러한 요철 패턴(8g)을 구성하는 데 있어서, 본 예의 TFT 어레이 기판(10)에서는, 광 반사막(8a)의 하층 형성층; 광 반사막(8a)과 평면적으로 겹치는 영역에는, 마크릴 수지 등의 감광성 수지로 이루어지는 요철 형성용 수지층(13a)이 제 2 층간 절연막(5)의 표면에 두껍게 형성되고, 이 요철 형성용 수지층(13a)의 상층에는, 폴리실라잔이나 마크릴 수지 등이라고 하는 유동성 재료로부터 형성된 절연막으로 이루어지는 상층 절연막(7a)이 적층되어 있다. 이 때문에, 광 반사막(8a)의 표면에는, 요철 형성용 수지층(13a)의 유무에 기인하는 요철에 의해서 요철 패턴(8g)이 형성되고, 이 요철 패턴(8g)에서는, 상층 절연막(7a)에 의해서, 요철 형성용 수지층(13a)의 에지 등이 나오지 않도록 되어 있다. 또, 상층 절연막(7a)을 형성하지 않고서, 요철 형성용 수지층(13a)을 형성한 뒤, 베이킹 공정을 행함으로써, 요철을 매끄럽게 하는 일도 있다.

(차광막의 구성)

이와 같이 구성된 TFT 어레이 기판(10)에 있어서, 각 화소(100a)의 반사 영역(100c)에서는, 요철 형성용 수지층(13a)의 하층측, 적어도 요철 형성용 수지층(13a)에 의해서 광 반사막(8a)의 표면에 요철 패턴이 형성되어 있는 영역과 평면적으로 겹치는 영역에는, TFT(30)의 능동층을 구성하는 반도체막(1a)과 동일한 층의 반도체막으로 이루어지는 차광막(1a)이 형성되어 있다(도 5(b)도 참조). 본 예에서는, 광 반사막(8a)과 겹치는 영역의 대략 전체에 걸쳐서 반도체막(1a)이 전체적으로 형성되어 있다. 여기서, 차광막(1a)은, 반도체막(1a)과 동시 형성된 반도체막으로, 차광성을 구비하고 있다. 또한, 차광막(1a)은, 축적 용량(60)의 고농도 드레인 영역(1e)으로부터의 연장 부분(1f)(하전극)과 동일한 층이기도 하다.

또한, 차광막(1a)은, TFT(30)의 능동층을 구성하는 반도체막(1a) 및 축적 용량(60)의 하전극과 동일한 층에 형성되고, 또한, 불순물 이온의 도입에 의해서 도전성을 구비하고 있지만, 이들 반도체막의 사이에는, 도 5(b) 및 도 6에 도시하는 바와 같이 극간(隙間)(1')이 확보되어 있기 때문에, 전기적으로는 완전히 분리되어 있다. 따라서, 차광막(1a)은, 각 화소(100a)에서의 동작을 방해하는 일이 없다. 또한, 차광막

(1g)이 다른 도전막(데미터션(6a) 등)과 겹치도록 구성한 경우에서도, 불필요한 용량 성분이 형성되는 일
이 없다.

(대향 기판의 구성)

도 6에 있어서, 대향 기판(20)에서는, TFT 어레이 기판(10)에 형성되어 있는 화소 전극(9a)의 증착의 경
계 영역과 대향하는 영역에 블랙 매트릭스, 또는 블랙 스트라이프 등으로 형성되는 차광막(23)이 형성되
고, 그 상층측에는, ITO 막으로 이루어지는 대향 전극(21)이 형성되어 있다. 또한, 대향 전극(21)의 상
층측에는, 폴리이미드막으로 이루어지는 배향막(22)이 형성되고, 이 배향막(22)은 폴리이미드막에 대하여
연마 처리가 실시된 막이다.

(본 예의 전기 광학 장치의 작용)

이와 같이 구성한 전기 광학 장치(100)는 반사형의 액정 장치로서, 화소 전극(9a)의 하층측에 알루미늄막
등으로 이루어지는 광 반사막(8a)이 형성되어 있다. 이 때문에, 대향 기판(20)측으로부터 입사한 광을
TFT 어레이 기판(10)측에서 반사하고, 대향 기판(20)측으로부터 출사할 수 있기 때문에, 이 사이에 액정
(50)에 의해서 각 화소(100a)마다 광변조를 하면, 외광을 이용하여 소망하는 화상을 표시할 수 있다(반사
모드).

또한, 전기 광학 장치(100)에 있어서는, 도 4에서 2점 쇄선으로 나타내는 영역(8')을 피하도록 광 반사
막(8a)이 형성되어 있기 때문에, 반투과·반 반사형의 액정 장치로서도 기능한다. 즉, TFT 어레이 기판
(10)측에 배치된 백 라이트 장치(도시하지 않음)로부터 출사된 광은, TFT 어레이 기판(10)측에 입사한
뒤, 각 화소(100a)에 있어서 화소 전극(9a)이 형성되어 있는 영역중, 광 반사막(8a)이 형성되어 있지 않
은 투과 영역(100b)을 거쳐서 대향 기판(20)측에 투과한다. 이 때문에, 액정(50)에 의해서 각 화소
(100a)마다 광변조를 하면, 백 라이트 장치로부터 출사된 광을 이용하여 소망하는 화상을 표시할 수 있다
(투과 모드).

또한, 본 예에서는, 광 반사막(8a)의 하층측중, 광 반사막(8a)과 평면적으로 겹치는 영역에는, 요철 형성
용 수지층(13a)을 소정의 패턴으로 선택적으로 형성하고, 이 요철 형성용 수지층(13a)의 유무에 기인하는
단차, 요철을 이용하여, 광 반사막(8a)의 표면에 요철 패턴(8g)을 형성하고 있다. 더구나, 요철 패턴
(8g)에서는, 상층 절연막(7a)에 의해서, 요철 형성용 수지층(13a)의 에지 등이 나가지 않게 되어 있다.
따라서, 반사 모드에서 화상을 표시할 때, 대향 기판(20)측으로부터 입사한 광을 광 반사막(8a)에서 반사
할 때, 광이 산란하기 때문에, 화상에 시야각 의존성이 잘 발생하지 않는다.

[TFT의 제조 방법]

이러한 구성의 TFT 어레이 기판(10)을 제조하는 방법을, 도 7 내지 도 11을 참조하여 설명한다. 도 7,
도 8, 도 9, 도 10 및 도 11은, 본 예의 TFT 어레이 기판(11)의 제조 방법을 나타내는 공정 단면도이며,
어느 도면에 있어서도, TFT 형성 영역 및 광 반사막 형성 영역(반사 영역)중, TFT 형성 영역으로부터 벗
어난 영역에서 요철 형성용 수지층이 형성되어 있는 영역의 단면을 나타내고 있다.

우선, 도 7(a)에 도시하는 바와 같이, 초음파 세정 등에 의해 청정화한 유리제(glass) 등의 기판(10'
)을 준비한 뒤, 기판 온도가 150℃~450℃의 온도 조건하에서, 기판(10')의 전면에, 실리콘 산화막으
로 이루어지는 하지 보호막(11)을 플라즈마 CVD 법에 의해 300nm~500nm의 두께로 형성한다. 이 때의 원
료 가스로서는, 예를 들면 모노실란과 소기(笑氣) 가스와의 혼합 가스나 TEOS와 산소, 또는 디실란과 암
모니아를 이용할 수 있다.

다음에, 기판 온도가 150℃~450℃의 온도 조건하에서, 기판(10')의 전면에, 비정질 실리콘막으로 이루
여지는 반도체막(1)을 플라즈마 CVD 법에 의해 50nm~100nm의 두께로 형성한다. 이 때의 원료 가스로서
는, 예를 들면 디실란이나 모노실란을 이용할 수 있다. 다음에, 반도체막(1)에 대하여 레이저광을 조사
하여 레이저 어닐링을 실시한다. 그 결과, 비정질의 반도체막(1)은, 한번 용융하고, 냉각 고화 과정을
거쳐서 결정화한다. 이 때에는, 각 영역으로의 레이저광의 조사 시간이 대단히 단시간이며, 또한, 조사
영역도 기판 전체에 대하여 국소적이기 때문에, 기판 전체가 동시에 고온으로 뜨겁게 되지 않는다. 그
때문에, 기판(10')으로서 유리 기판 등을 이용하더라도 열에 의한 변형이나 깨어짐 등이 발생하지 않는
다.

다음에, 반도체막(1)의 표면에 포토리소그래피 기술을 이용하여 레지스트 마스크(551)를 형성하고, 이 레
지스트 마스크(551)를 거쳐서 반도체막(1)을 에칭하는 것에 의해, 도 7(b)에 도시하는 바와 같이, 섬형상
의 반도체막(1a)(능동층) 및 차광막(1g)을 형성하기 위한 반도체막을 각각 분리한 상태로 형성한다.

다음에, 350℃ 이하의 온도 조건하에서, 기판(10')의 전면에, CVD법 등에 의해 반도체막(1a)의 표면에,
실리콘 산화막 등으로 이루어지는 게이트 절연막(2)을 50nm~150nm의 두께로 형성한다. 이 때의 원료 가
스는, 예를 들면 TEOS와 산소 가스와의 혼합 가스를 이용할 수 있다. 여기서 형성하는 게이트 절연막
(2)은, 실리콘 산화막 대신에 실리콘 질화막이더라도 무방하다.

다음에, 도시는 생략하지만, 소정의 레지스트 마스크를 거쳐서 반도체막(1a)의 연장 부분(1f)에 불순물
이온을 주입하고, 용량선(3b)과의 사이에 축적 용량(60)을 구성하기 위한 하전극을 형성한다.

다음에, 도 7(c)에 도시하는 바와 같이, 스퍼터법 등에 의해, 기판(10')의 전면에, 주사선(3a) 등을 형
성하기 위한 알루미늄막, 탄탈막, 몰리브덴막, 또는 이들 금속중의 어느 하나를 주 성분으로 하는 합금막
으로 이루어지는 도전막(3)을 300nm~800nm의 두께로 형성한 뒤, 포토리소그래피 기술을 이용하여 레지스
트 마스크(552)를 형성한다.

다음에, 레지스트 마스크(552)를 거쳐서 도전막(3)을 드라이 에칭하고, 도 7(d)에 도시하는 바와 같이 주사선(3a)(게이트 전극), 용량선(3b) 등을 형성한다.

다음에, 화소 TFT 부 및 구동 회로의 N 채널 TFT 부(도시하지 않음) 측에는, 주사선(3a)이나 게이트 전극을 마스크로 하여, 약 $0.1 \times 10^{18}/\text{cm}^2 \sim$ 약 $10 \times 10^{18}/\text{cm}^2$ 의 도즈량으로 저농도의 불순물 이온(인 이온)을 주입하고, 주사선(3a)에 대하여 자기 정합적으로 저농도 소스 영역(1b) 및 저농도 드레인 영역(1c)을 형성한다. 여기서, 주사선(3a)의 바로 아래에 위치하고 있기 때문에, 불순물 이온이 도입되지 않은 부분은 반도체막(1a) 그대로의 채널 영역(1a')으로 된다.

다음에, 도 8(a)에 도시하는 바와 같이, 화소 TFT 부에서는, 주사선(3a)(게이트 전극)보다 폭이 넓은 레지스트 마스크(553)를 형성하여 고농도의 불순물 이온(인 이온)을 약 $0.1 \times 10^{18}/\text{cm}^2 \sim$ 약 $10 \times 10^{18}/\text{cm}^2$ 의 도즈량으로 주입하여, 고농도 소스 영역(1b) 및 드레인 영역(1d)을 형성한다.

이들 불순물 도입 공정 대신에, 저농도의 불순물의 주입을 실행하지 않고서 게이트 전극보다 폭이 넓은 레지스트 마스크를 형성한 상태로 고농도의 불순물(인 이온)을 주입하여, 오프셋 구조의 소스 영역 및 드레인 영역을 형성하더라도 무방하다. 또한, 주사선(3a)을 마스크로 하여 고농도의 불순물을 주입하고, 셀프 얼라인 구조의 소스 영역 및 드레인 영역을 형성하더라도 무방한 것은 물론이다.

또, 도시를 생략하지만, 이러한 공정에 의해서, 주변 구동 회로의 N 채널 TFT 부를 형성하지만, 이 때에는, P 채널 TFT 부를 마스크로 덮어 놓는다. 또한, 주변 구동 회로의 P 채널 TFT 부를 형성할 때에는, 화소부 및 N 채널 TFT 부를 레지스트로 피복 보호하고, 게이트 전극을 마스크로 하여, 약 $0.1 \times 10^{16}/\text{cm}^2 \sim$ 약 $10 \times 10^{16}/\text{cm}^2$ 의 도즈량으로 붕소 이온을 주입하는 것에 의해, 자기 정합적으로 P 채널의 소스·드레인 영역을 형성한다. 이때, N 채널 TFT 부의 형성시와 마찬가지로, 게이트 전극을 마스크로 하여, 약 $0.1 \times 10^{18}/\text{cm}^2 \sim$ 약 $10 \times 10^{18}/\text{cm}^2$ 의 도즈량으로 저농도의 불순물(붕소 이온)을 도입하고, 폴리 실리콘막에 저농도 영역을 형성한 뒤, 게이트 전극보다 폭이 넓은 마스크를 형성하여 고농도의 불순물(붕소 이온)을 약 $0.1 \times 10^{16}/\text{cm}^2 \sim$ 약 $10 \times 10^{16}/\text{cm}^2$ 의 도즈량으로 주입하여, LDD 구조(Lightly Doped Drain 구조)의 소스 영역 및 드레인 영역을 형성하더라도 무방하다. 또한, 저농도의 불순물 주입을 실행하지 않고서, 게이트 전극보다 폭이 넓은 마스크를 형성한 상태로 고농도의 불순물(인 이온)을 주입하여, 오프셋 구조의 소스 영역 및 드레인 영역을 형성하더라도 무방하다. 이들의 이온 주입 공정에 의해서, CMOS화가 가능하게 되어, 주변 구동 회로의 동일 기판 내로의 내장이 가능해진다.

다음에, 도 8(b)에 도시하는 바와 같이 주사선(3a)의 표면측에 CVD 법 등에 의해, 실리콘 산화막 등으로 이루어지는 제 1 층간 절연막(4)을 300nm~800nm의 두께로 형성한다. 이 때의 원료 가스는, 예를 들면 TEOS와 산소 가스와의 혼합 가스를 이용할 수 있다.

다음에, 포토리소그래피 기술을 이용하여 레지스트 마스크(554)를 형성한다.

다음에, 레지스트 마스크(554)를 거쳐서 제 1 층간 절연막(4)에 드라이 에칭을 실행하고, 도 8(c)에 도시하는 바와 같이, 제 1 층간 절연막(4)에 있어서 소스 영역 및 드레인 영역에 대응하는 부분 등에 콘택트 홀을 각각 형성한다.

다음에, 도 8(d)에 도시하는 바와 같이, 제 1 층간 절연막(4)의 표면측에, 데미터션(6a)(소스 전극) 등을 구성하기 위한 알루미늄막, 탄탈막, 몰리브덴막, 또는 이들 금속중의 어느 하나를 주 성분으로 하는 합금막으로 이루어지는 도전막(6)을 스퍼터법 등으로 300nm~800nm의 두께로 형성한 뒤, 포토리소그래피 기술을 이용하여 레지스트 마스크(555)를 형성한다.

다음에, 레지스트 마스크(555)를 거쳐서 도전막(6)에 드라이 에칭을 실행하여, 도 9(a)에 도시하는 바와 같이 데미터션(6a) 및 드레인 전극(6b)을 형성한다.

다음에, 도 9(b)에 도시하는 바와 같이, 데미터션(6a) 및 드레인 전극(6b)의 표면측에 CVD법 등에 의해, 실리콘 질화막 또는 마크릴 수지 등으로 이루어지는 제 2 층간 절연막(5)을 100nm~300nm의 막두께로 형성한 뒤, 포토리소그래피 기술을 이용하여, 제 2 층간 절연막(5)에 콘택트 홀 등을 형성하기 위한 레지스트 마스크(556)를 형성한다.

다음에, 레지스트 마스크(556)를 거쳐서 제 2 층간 절연막(5)에 드라이 에칭을 실행하여, 도 9(c)에 도시하는 바와 같이 제 2 층간 절연막(5)중, 드레인 전극(14)에 대응하는 부분에 콘택트 홀을 형성한다.

다음에, 도 10(a)에 도시하는 바와 같이 제 2 층간 절연막(5)의 표면에, 마크릴 수지 등이라고 하는 감광성 수지(13)를 두껍게 도포한 뒤, 감광성 수지(13)를 포토리소그래피 기술을 이용하여 패터닝함으로써, 도 10(b)에 도시하는 바와 같이 광 반사막(8a)의 하층측중, 광 반사막(8a)과 평면적으로 겹치는 영역에(도 6을 참조), 요철 형성용 수지층(13a)을 소정의 패턴으로 선택적으로 남긴다.

이러한 포토리소그래피 기술을 이용하여 요철 형성용 수지층(13a)을 형성할 때, 그 노광 공정에서는, 도 10(a)에 도시하는 바와 같이 감광성 수지(13)를 도포한 TFT 어레이 기판(10)의 이면측을, 스테이지 형상의 흡착 척 장치(500)(기판 유지 장치)로 흡착, 유지한 상태에서, TFT 어레이 기판(10)의 표면측으로부터 노광 마스크(510)를 거쳐서 자외선(UV) 등을 조사한다. 이 흡착 척(500)에는, 다수의 흡인 구멍(501)이 개구하고 있어서, 흡착 척(500) 내를 진공 흡인하면, TFT 어레이 기판(10)은 흡인 구멍(501)으로 흡착된다.

이러한 공정을 실행할 때, 감광성 수지(13)로서는 네가티브(negative) 타입 및 포지티브(positive) 타입 중의 어느 것인가를 이용하더라도 무방하지만, 도 10(a)에는, 감광성 수지(13)로서 포지티브 타입의 경우를 예시하고 있고, 감광성 수지(13)를 제거하고 싶은 부분에 대하여 노광 마스크(510)의 개구(511)를 거쳐서 자외선이 조사된다. 이러한 경우, 흡착 척(500)에서 흡인 구멍(501)이 형성되어 있는 영역을 차광막(19)의 형성 영역과 중첩, 또한, 노광 마스크(510)에서 차광되어 있는 영역으로 한정해 두면, 감광성 수지(13)에 대한 노광을 했을 때, 적어도, 흡착 척(500)에서 흡인 구멍(501)이 형성되어 있는 영역에는

자외선이 닿지 않기 때문에, 흡인 구멍(501)의 흔적이 감광성 수지(13)에 전사되어 버리는 등의 불량이 발생하는 것을 방지할 수 있다.

또한, 도시를 생략하지만, 감광성 수지(13)로서 네가티브 타입의 것을 이용한 경우에는, 감광성 수지(13)를 요철 형성용 수지층(13a)으로서 남기고 싶은 부분에만 노광 마스크(510)의 개구(511)를 거쳐서 자외선이 조사되고, 그 밖의 영역에는 자외선이 조사되지 않는다. 또한, 요철 형성용 수지층(13a)을 남기는 영역 이외의 영역에 조사된 광은, TFT 어레이 기판(10)을 투과하려고 하여도, 차광막(1g)에 의해 차단된다. 그 때문에, 감광성 수지(13)에 대한 노광을 했을 때, TFT 어레이 기판(10)을 투과한 광이 흡착 척(500)에서 반사하여 흡인 구멍(501)의 흔적이 감광성 수지(13)에 전사되어 버리는 등의 불량이 발생하는 것을 방지할 수 있다.

더구나, 차광막(1g)에 대해서는, 광 반사막(8a)과 평면적으로 겹치는 영역의 대략 전체에 형성하여 놓기 때문에, 차광막(1g)이 있는 부분과, 차광막(1g)이 없는 부분에서의 광의 반사의 차이가 노광 결과에 영향을 미치게 하는 일이 없다.

다음에, 도 10(c)에 도시하는 바와 같이, 제 2 층간 절연막(5) 및 요철 형성용 수지층(13a)의 표면측에, 퍼히드로폴리실라잔 또는 이것을 포함하는 조성물을 도포한 뒤 소성하고, 또는 마크릴 수지로 이루어지는 유동성 재료(7)를 도포한 뒤 경화시키며, 다음에, 도 10(d)에 도시하는 바와 같이 포토리소그래피 기술을 이용하여, 콘택트 홀을 구비한 상층 절연막(7a)을 형성한다.

또, 퍼히드로폴리실라잔이란 무기 폴리실라잔의 일종으로, 대기중에서 소성함으로써 실리콘 산화막으로 전화(轉化)하는 도포형 코팅 재료이다. 예를 들면, 주식회사 동연(東燃) 제품의 폴리실라잔은 $-(SiH_2NH)-$ 를 단위로 하는 무기 폴리머이며, 크실렌 등의 유기 용제에 가용이다. 따라서, 이 무기 폴리머의 유기 용매 용액(예를 들면, 20% 크실렌 용액)을 도포액으로서 스프레이코팅법(예를 들면, 2000rpm, 20초간)으로 도포한 뒤, 450°C의 온도로 대기중에서 소성하면, 수분이나 산소와 반응하여, CVD 법으로 성막한 실리콘 산화막과 동등 이상의 치밀한 비정질의 실리콘 산화막을 얻을 수 있다.

여기서, 상층 절연막(7a)은 유동성을 갖는 재료를 도포한 것으로부터 형성되기 때문에, 상층 절연막(7a)의 표면에는, 요철 형성용 수지층(13a)의 유무에 기인하는 단차, 요철을 적절히 상쇄하여, 예지가 없는, 완만한 형상의 요철 패턴이 형성된다.

다음에, 도 11(a)에 도시하는 바와 같이 스퍼터법 등에 의해서, 상층 절연막(7a)의 표면에 알루미늄막 등이라고 하는 반사성을 구비한 금속막(8)을 형성한 뒤, 포토리소그래피 기술을 이용하여 레지스트 마스크(557)를 형성한다.

다음에, 레지스트 마스크(557)를 거쳐서 금속막(8)에 에칭을 실행하여, 도 11(b)에 도시하는 바와 같이 소정 영역에 광 반사막(8a)을 남긴다. 이렇게하여 형성한 광 반사막(8a)의 표면에는, 요철 형성용 수지층(13a)과, 그들의 비형성 영역에 의해서 형성된 단차나 요철에 의해서 500nm 이상, 더욱이 800nm 이상의 요철 패턴(8g)이 형성되고, 또한, 이 요철 패턴(8g)은 상층 절연막(7a)에 의해서, 예지가 없는 완만한 형상으로 되어 있다.

다음에, 도 11(c)에 도시하는 바와 같이 광 반사막(8a)의 표면측에, 두께가 40nm~200nm의 IT0막(9)을 스퍼터법 등으로 형성한 뒤, 포토리소그래피 기술을 이용하여 레지스트 마스크(558)를 형성한다.

다음에, 레지스트 마스크(558)를 거쳐서 IT0막(9)에 에칭을 행하여, 도 11(d)에 도시하는 바와 같이 드레인 전극(6b)에 전기적으로 접속하는 화소 전극(9a)을 형성한다.

그 후에는, 도 6에 도시하는 바와 같이 화소 전극(9a)의 표면측중, 소정 영역에 폴리이미드막(배향막(12))을 형성한다. 그것에는, 부틸셀룰로솔이나 n-메틸피롤리돈 등의 용매에 5~10중량%의 폴리이미드나 폴리이미드산을 용해시킨 폴리이미드·바니시를 플렉소 인쇄한 뒤, 가열·경화(소성)한다. 그리고, 폴리이미드막을 형성한 기판을 레이온계 섬유로 이루어지는 퍼프(puff) 천으로 일정 방향으로 문질러, 폴리이미드 분자를 표면 근방에 일정 방향으로 배열시킨다. 그 결과, 뒤에 충전한 액정 분자와 폴리이미드 분자와의 상호 작용에 의해 액정 분자가 일정 방향으로 배열한다.

그 결과, TFT 어레이 기판(10)이 완성된다. 이들의 제조 공정중, 도 10(a)를 참조하여 설명한 노광 공정에서는, 요철 형성용 수지층(13a)을 형성하기 전에 그 하층측의 소정 영역에 차광막(1g)을 형성해 두고, 감광성 수지(13)에 대한 노광을 했을 때, TFT 어레이 기판(10)을 투과한 광이 흡착 척(500)에서 반사하여 개구(511)의 흔적이 감광성 수지(13)에 전사되어 버리는 것을 차광막(1g)에서 방지한다. 이 때문에, 요철 형성용 수지층(13a)을 정밀도 좋게 형성할 수 있으므로, 광 반사막(8a) 표면의 요철 패턴(8g)의 형상을 정밀도 좋게 제어할 수 있다. 따라서, 이 TFT 어레이 기판(10)을 이용한 전기 광학 장치(100)에서는, 품질이 높은 표시를 할 수 있다.

또한, 본 예에서는, 차광막(1g)을 TFT(30)의 반도체막(1a)과 동시 형성하기 때문에, 차광막(1g)을 추가하는 경우라도 새로운 공정을 추가할 필요가 없다.

[실시예 1의 변형예]

도 12는 본 발명의 실시예 1의 변형예에 따르는 전기 광학 장치의 화소의 일부를 도 4의 A-A' 선에 상당하는 위치에서 절단했을 때의 단면도이다. 또, 본 예의 전기 광학 장치의 기본적인 구성은 실시예 1과 대략 마찬가지로 하기 때문에, 공통하는 부분에는 동일한 부호를 부여하여 도 12에 도시하는 것으로 하고, 그들의 설명을 생략한다.

실시예 1에 있어서, 차광막(1g)은, TFT(30)의 능동층을 구성하는 반도체막(1a) 및 축적 용량(60)의 하전극과 동일한 층에 형성되어 있지만, 극간(1')에 의해서 전기적으로 분리되어 있었다. 그러나, 차광막(1g)은 화소마다 독립하여 형성되어 있기 때문에, 다른 도전막과 용량(容量)을 구성할 영역, 또는 단락이라는 문제가 없으면, 도 12에 도시하는 바와 같이 도 6에 나타내는 극간(1')을 없애고, TFT(30)의 능동층

을 구성하는 반도체막(1a)이나 축적 용량(60)의 하전극으로부터 그대로 연장하더라도 무방하다.

이와 같이 구성하면, 차광막(1g)은 각 화소에 있어서, TFT(30)의 드레인 영역을 거쳐서 화소 전극(9a)에 전기적으로 접속하게 된다. 그 결과, 차광막(1g)의 전위가 고정되기 때문에, 차광막(1g)의 전위가 변동하는 것에 기인하는 표시 열화를 방지할 수 있다.

또한, 축적 용량(60)의 하전극이 확장된 분 만큼, 축적 용량(60)의 상전극(용량선(3b))을 확장하면, 축적 용량(60)의 용량값을 크게 할 수 있다. 더구나, 이러한 구조이면, 축적 용량(60)의 용량값을 크게 하더라도, 이 영역은 어디까지나 반사 표시 영역에 있어서 광 반사막(8a)의 하층에 위치하기 때문에, 표시에 기여하는 광량이 저하하는 일이 없다.

[실시예 2]

도 13은 본 발명의 실시예 2에 따르는 전기 광학 장치의 화소의 일부를 도 4의 A-A' 선에 상당하는 위치에서 절단했을 때의 단면도이다. 또, 본 실시예 및 이하에 설명하는 어느 실시예도, 기본적인 구성이 실시예 1과 마찬가지로기 때문에, 공통하는 부분에 동일한 부호를 부여하여 도시함과 동시에, 그들의 설명을 생략한다.

실시예 1에서는, TFT(30)의 반도체막(1a)과 동일한 층의 반도체막을 차광막(1g)으로서 이용했지만, 도 13에 도시하는 바와 같이 소스 전극(데이터선(6a))과 동일한 층의 도전막(6g)을 차광막으로서 이용하더라도 무방하다. 이 경우도, 차광막으로서의 도전막(6g)과, 소스 전극(데이터선(6a))과의 사이에 극간을 확보하고, 그것들을 전기적으로 분리한다.

여기서, 차광막(6g)에 대해서는, 광 반사막(8a)과 평면적으로 겹치는 영역의 대략 전체에 형성하면, 차광막(6g)이 있는 부분과, 차광막(6g)이 없는 부분에서의 광의 반사가 노광 결과에 영향을 미치는 일이 없다.

[실시예 2의 변형예]

도 14는 본 발명의 실시예 2의 변형예에 따르는 전기 광학 장치의 화소의 일부를 도 4의 A-A' 선에 상당하는 위치에서 절단했을 때의 단면도이다.

실시예 2에 있어서, 차광막(6g)은 드레인 전극(6b)과 동일한 층에 형성되어 있지만, 전기적으로 분리되어 있었다. 그러나, 차광막(6g)은 화소마다 독립하여 형성되어 있기 때문에, 다른 도전막과 용량을 구성할 염려, 또는 단락이라는 문제 등이 없으면, 도 14에 도시하는 바와 같이 드레인 전극(6b)으로부터 그대로 연장하더라도 무방하다.

이와 같이 구성하면, 차광막(6g)은 각 화소에 있어서, 드레인 전극(6b)을 거쳐서 화소 전극(9a)에 전기적으로 접속하게 된다. 그 결과, 차광막(6g)의 전위가 고정되기 때문에, 차광막(6g)의 전위가 변동하는 것에 기인하는 표시 열화를 방지할 수 있다.

또, 도시를 생략하지만, 차광막(6g)에 대해서는, 다른 도전막과 용량을 구성할 염려, 또는 다른 배선 등과 단락의 염려가 없으면, 소스 전극(데이터선(6a))으로부터 연장하더라도 무방하다.

[실시예 3]

도 15는 본 발명의 실시예 3에 따르는 전기 광학 장치의 화소의 일부를 도 4의 A-A' 선에 상당하는 위치에서 절단했을 때의 단면도이다.

실시예 1에서는, TFT(30)의 반도체막(1a)과 동일한 층의 반도체막을 차광막(1g)으로서 이용했지만, 도 13에 도시하는 바와 같이 게이트 전극(주사선(3a))과 동일한 층의 도전막(3g)을 차광막으로서 이용하더라도 무방하다. 이 경우, 차광막(3g)은 축적 용량(60)의 상전극으로서의 용량선(3b)과 동일한 층이라고도 할 수 있다. 이와 같이 구성한 경우도, 차광막으로서의 도전막(3g)과, 게이트 전극(주사선(3a))과의 사이에 극간을 확보하고, 그것들을 전기적으로 분리한다.

여기서, 차광막(3g)에 대해서는, 광 반사막(8a)과 평면적으로 겹치는 영역의 대략 전체에 형성하면, 차광막(3g)이 있는 부분과, 차광막(3g)이 없는 부분에서의 광의 반사가 노광 결과에 영향을 미치게 하는 일이 없다.

또, 다른 도전막과 용량을 구성할 염려, 또는 다른 배선 등과 단락의 염려가 없으면, 차광막(3g)에 대해서는, 용량선(3b)으로부터 연장하더라도 무방하다.

또한, 차광막(3g)이 화소마다 독립하여 형성되어 있는 경우에는, 다른 도전막과 용량을 구성할 염려, 또는 단락이라고 하는 문제 등이 없으면, 각 화소에 있어서, 차광막(3g)을 콘택트 홀을 거쳐서 직접, 또는 다른 도전막을 거쳐서 화소 전극(9a)에 전기적으로 접속하더라도 무방하다.

[실시예 4]

도 16은 본 발명의 실시예 4에 따르는 전기 광학 장치의 화소의 일부를 도 4의 A-A' 선에 상당하는 위치에서 절단했을 때의 단면도이다.

실시예 1, 2, 3에서는, TFT(30)를 구성하는 박막과 동일한 층의 박막에 의해서 차광막을 형성했지만, 본 예에서는, 도 15에 도시하는 바와 같이 하지 보호막(11)의 하층측에 차광막(15)이 형성되어 있다. 이러

한 차광막(15)이면, 다른 도전막 등과 단락할 염려가 없기 때문에, 투과 영역(100b)을 제외한 전면에 차광막(15)을 형성할 수 있다.

또한, 차광막(15)이 화소마다 독립하여 형성되어 있는 경우에는, 각 화소에 있어서, 차광막(15)을 콘택트홀을 거쳐서 직접, 또는 다른 도전막을 거쳐서 화소 전극(9a)에 전기적으로 접속하더라도 무방하다.

[그 밖의 실시예]

상기의 어느 예도 차광막을 1층 형성한 예이었지만, 실시예 1 내지 4에서 설명한 차광막을 조합시켜 이용하더라도 무방하다.

또한, 상기의 어느 예에서도, 차광막은 감광성 수지층의 하층측에서 이 감광성 수지층과 평면적으로 겹치는 영역에 형성되어 있지만, 옹착 척 장치(500)의 홈인 구멍(501)과 겹치는 영역에 차광막이 형성되어 있는 경우에는, 감광성 수지층과 평면적으로 겹치는 영역으로부터 벗어난 영역에 형성되어 있더라도 무방하다.

또한, 상기의 어느 예도, 화소 스위칭 소자로서 TFT를 이용한 액티브 매트릭스형의 액정 장치를 예로 설명했지만, 화소 스위칭 소자로서 TFT를 이용한 액티브 매트릭스형의 액정 장치, 또는 패시브(passive) 매트릭스형의 액정 장치, 그 밖에 액정 이외의 전기 광학 물질을 이용한 전기 광학 장치에 본 발명을 적용하더라도 무방하다.

[전기 광학 장치의 전자 기기로의 적용]

이와 같이 구성한 반사형, 또는 반투과·반 반사형의 전기 광학 장치(100)는 각종 전자 기기의 표시부로 사용될 수 있지만, 그 일례를 도 17, 도 18 및 도 19를 참조하여 설명한다.

도 17은 본 발명에 따르는 전기 광학 장치를 표시 장치로서 이용한 전자 기기의 회로 구성을 나타내는 블록도이다.

도 17에 있어서, 전자 기기는, 표시 정보 출력원(70), 표시 정보 처리 회로(71), 전원 회로(72), 타이밍 발생기(73), 그리고 액정 장치(74)를 갖는다. 또한, 액정 장치(74)는 액정 표시 패널(75) 및 구동 회로(76)를 갖는다. 액정 장치(74)로서는, 전술한 전기 광학 장치(100)를 이용할 수 있다.

표시 정보 출력원(70)은 ROM(Read Only Memory), RAM(Random Access Memory) 등이라고 하는 메모리, 각종 디스크 등이라고 하는 스토리지 유닛, 디지털 화상 신호를 동조 출력하는 동조 회로 등을 구비하고, 타이밍 발생기(73)에 의해서 생성된 각종 클럭 신호에 근거하여, 소정 포맷의 화상 신호 등이라고 하는 표시 정보를 표시 정보 처리 회로(71)에 공급한다.

표시 정보 처리 회로(71)는 시리얼-패러렐 변환 회로나, 증폭·반전 회로, 로테이션(rotation) 회로, 감마(gamma) 보정 회로, 클램프 회로 등이라고 하는 주지의 각종 회로를 구비하고, 입력한 표시 정보의 처리를 실행하여, 그 화상 신호를 클럭 신호 CLK와 함께 구동 회로(76)에 공급한다. 전원 회로(72)는 각 구성 요소에 소정의 전압을 공급한다.

도 18은 본 발명에 따르는 전자 기기의 1 실시 형태인 모바일형의 퍼스널 컴퓨터를 나타내고 있다. 여기에 나타내는 퍼스널 컴퓨터(80)는 키 보드(81)를 구비한 본체부(82)와, 액정 표시 유닛(83)을 갖는다. 액정 표시 유닛(83)은 전술한 전기 광학 장치(100)를 포함하여 구성된다.

도 19는 본 발명에 따르는 전자 기기의 다른 실시 형태인 휴대 전화를 나타내고 있다. 여기에 나타내는 휴대 전화기(90)는 복수의 조작 버튼(91)과, 전술한 전기 광학 장치(100)로 이루어지는 표시부를 갖고 있다.

발명의 효과

이상과 같이, 본 발명에서는, 투명 기판상에 감광성 수지층을 형성할 때에는, 투명 기판의 표면측에 감광성 수지를 도포한 뒤, 이 투명 기판의 이면측을 기판 유지 장치로 유지한 상태에서 투명 기판의 표면측으로부터 감광성 수지에 대한 노광을 하고, 그런 후에 현상을 한다. 여기서, 투명 기판상에는, 감광성 수지층의 하층측에 차광막이 형성되어 있다. 즉, 투명 기판상에 감광성 수지층을 형성할 때, 그 하층측에는 이미 차광막이 형성되어 있다. 따라서, 감광성 수지에 대한 노광을 했을 때, 투명 기판을 투과한 광이 기판 유지 장치에서 반사하여, 기판 유지 장치의 형태 등이 감광성 수지에 전사되어 버리는 등의 불량을 회피할 수 있기 때문에, 감광성 수지층을 정말로 좋게 형성할 수 있다. 그 때문에, 광 반사막 표면의 요철 패턴의 형상을 정말로 좋게 제어할 수 있으므로, 품질이 높은 표시를 할 수 있다.

(57) 광구의 배열

청구항 1

전기 광학 장치에 있어서,

전기 광학 물질을 유지하는 투명 기판에, 소정의 배치 패턴으로 요철이 형성된 감광성 수지층과, 해당 감광성 수지층의 상층측에서 당해(當該) 감광성 수지층과 평면적으로 겹치는 영역에 형성된 광 반사막을 갖고, 해당 광 반사막의 표면에는 상기 감광성 수지층의 배치 패턴에 대응하는 요철이 형성되어 이루어지고,

상기 투명 기판상에는, 상기 감광성 수지층보다 하층측에서, 적어도 상기 요철이 형성되어 있는 영역과 평면적으로 겹치는 영역에 차광막이 형성되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 2

제 1 항에 있어서,

상기 차광막은, 상기 반사막이 형성되어 있는 영역과 평면적으로 겹치는 영역의 대략 전체에 걸쳐 형성되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 3

제 1 항에 있어서,

상기 투명 기판에는, 매트릭스 형상으로 배치된 화소의 각각에 복수층의 박막으로 이루어지는 박막 소자 및 해당 박막 소자에 전기적으로 접속된 투명한 화소 전극이 형성되고,

상기 차광막은, 상기 복수층의 박막중의 어느 하나와 동일한 층에 형성되어 이루어지는 것을 특징으로 하는 전기 광학 장치.

청구항 4

제 3 항에 있어서,

상기 박막 소자는, 상기 투명 기판상에 형성된 박막 트랜지스터이며,

상기 차광막은, 상기 박막 트랜지스터의 능동층과 동일한 층의 반도체막, 상기 박막 트랜지스터의 게이트 전극과 동일한 층의 도전막 및 상기 박막 트랜지스터의 소스 전극과 동일한 층의 도전막 중의 어느 하나와 동일한 층에 형성되어 이루어지는 것을 특징으로 하는 전기 광학 장치.

청구항 5

제 3 항에 있어서,

상기 박막 소자는, 상기 투명 기판상에 형성된 박막 트랜지스터이며,

상기 차광막은, 상기 박막 트랜지스터의 능동층과 동일한 층의 반도체막, 상기 박막 트랜지스터의 게이트 전극과 동일한 층의 도전막 및 상기 박막 트랜지스터의 소스 전극과 동일한 층의 도전막 중의 어느 하나와 동일한 층이면서, 또한, 전기적으로 분리된 상태로 형성되어 이루어지는 것을 특징으로 하는 전기 광학 장치.

청구항 6

제 3 항에 있어서,

상기 박막 소자는, 상기 투명 기판상에 형성된 박막 트랜지스터이며,

상기 차광막은, 상기 박막 트랜지스터의 능동층과 동일한 층의 반도체막, 상기 박막 트랜지스터의 게이트 전극과 동일한 층의 도전막 및 상기 박막 트랜지스터의 소스 전극과 동일한 층의 도전막 중의 어느 하나와 일체적으로 형성되어 이루어지는 것을 특징으로 하는 전기 광학 장치.

청구항 7

제 3 항에 있어서,

상기 박막 소자는, 상기 투명 기판상에 형성된 축적 용량 소자이며,

상기 차광막은, 상기 축적 용량 소자의 하전극 또는 상전극과 동일한 층의 도전막으로 이루어지는 것을 특징으로 하는 전기 광학 장치.

청구항 8

제 3 항에 있어서,

상기 박막 소자는, 상기 투명 기판상에 형성된 축적 용량 소자이며,

상기 차광막은, 상기 축적 용량 소자의 하전극 또는 상전극과 동일한 층이면서, 또한, 전기적으로 분리된 상태로 형성된 도전막으로 이루어지는 것을 특징으로 하는 전기 광학 장치.

청구항 9

제 3 항에 있어서,

상기 박막 소자는, 상기 투명 기판상에 형성된 축적 용량 소자이며,

상기 차광막은, 상기 축적 용량 소자의 하전극 또는 상전극과 일체적으로 형성된 도전막으로 이루어지는 것을 특징으로 하는 전기 광학 장치.

청구항 10

제 3 항에 있어서,

상기 투명 기판상에는, 상기 박막 소자의 하층측에 하지 보호막이 형성되고, 상기 차광막은, 당해 하지 보호막의 하층측에 형성되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 11

제 3 항 내지 제 10 항 중 어느 한 항에 있어서,

상기 차광막은, 상기 화소 전극과 전기적으로 분리되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 12

제 3 항 내지 제 10 항 중 어느 한 항에 있어서,

상기 차광막은, 상기 화소마다 독립하여 형성되어 있고, 또한 각 화소마다에 있어서 상기 화소 전극과 전기적으로 접속되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 13

제 1 항 내지 제 10 항 중 어느 한 항에 있어서,

상기 투명 기판상의 각 화소에는, 당해 투명 기판의 표면측으로부터 입사된 광을 상기 반사막에 의해서 반사하는 반사 영역과, 당해 투명 기판의 이면측으로부터 입사된 광을 표면측에 투과하는 투과 영역이 구성되고,

상기 차광막은, 상기 반사 영역에 형성되어 있는 것을 특징으로 하는 전기 광학 장치.

청구항 14

제 1 항 내지 제 10 항 중 어느 한 항에 있어서,

상기 투명 기판을 제 1 투명 기판으로 하고, 해당 제 1 투명 기판에 대하여 제 2 투명 기판을 대향 배치시켜 당해 기판 사이에 상기 전기 광학 물질로서의 액정을 유지하여 이루어지는 것을 특징으로 하는 전기 광학 장치.

청구항 15

청구항 1 내지 10 중 어느 한 항에 기재된 전기 광학 장치를 구비하여 이루어지는 것을 특징으로 하는 전자 기기.

청구항 16

전기 광학 물질을 유지하는 투명 기판에, 소정의 배치 패턴으로 요철이 형성된 감광성 수지층과, 해당 감광성 수지층의 상층측에서 당해 감광성 수지층과 평면적으로 겹치는 영역에 형성된 광 반사막을 갖고, 해당 광 반사막의 표면에는 상기 감광성 수지층의 배치 패턴에 대응하는 요철이 형성되어 이루어지는 전기 광학 장치의 제조 방법에 있어서,

상기 투명 기판상에 상기 감광성 수지층을 형성하기 이전에, 당해 감광성 수지층의 하층측의 소정 영역에 차광막을 형성해 두고,

상기 감광성 수지층을 형성할 때에는, 상기 투명 기판의 표면측에 감광성 수지를 도포한 뒤, 당해 투명 기판의 이면측을 기판 유지 장치로 유지한 상태에서 당해 투명 기판의 표면측으로부터 상기 감광성 수지에 대한 노광을 하는 것을 특징으로 하는 전기 광학 장치의 제조 방법.

청구항 17

제 16 항에 있어서,

상기 기판 유지 장치는, 상기 투명 기판의 이면측중, 상기 차광막이 형성되고, 또한, 노광 마스크로 차광된 영역에서 당해 투명 기판을 유지하는 것을 특징으로 하는 전기 광학 장치의 제조 방법.

청구항 18

제 16 항 또는 제 17 항에 있어서,

상기 기판 유지 장치는, 상기 투명 기판의 이면측을 홀딩하는 홀딩 구멍이 개구되어 있는 흡착 척(chuck) 장치인 것을 특징으로 하는 전기 광학 장치의 제조 방법.

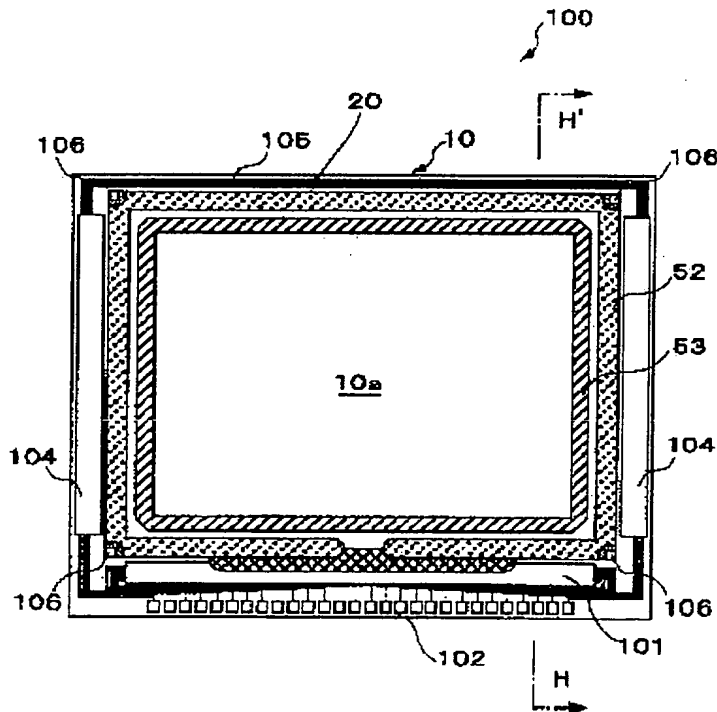
청구항 19

제 18 항에 있어서,

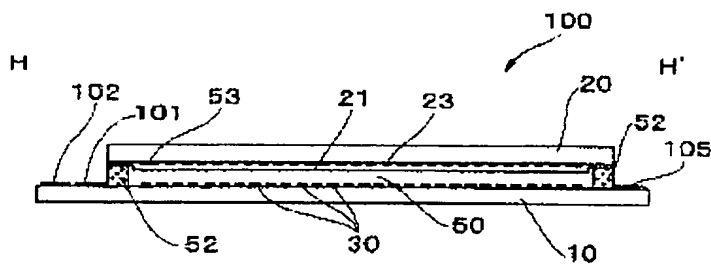
상기 투명 기판상에는, 박막의 성막 공정 및 패터닝 공정을 각각 복수회 실행하는 것에 의해 박막 소자를 형성하고, 또한 해당 박막 소자의 형성 공정을 이용하여 상기 차광막을 동시 형성하는 것을 특징으로 하는 전기 광학 장치의 제조 방법.

도면

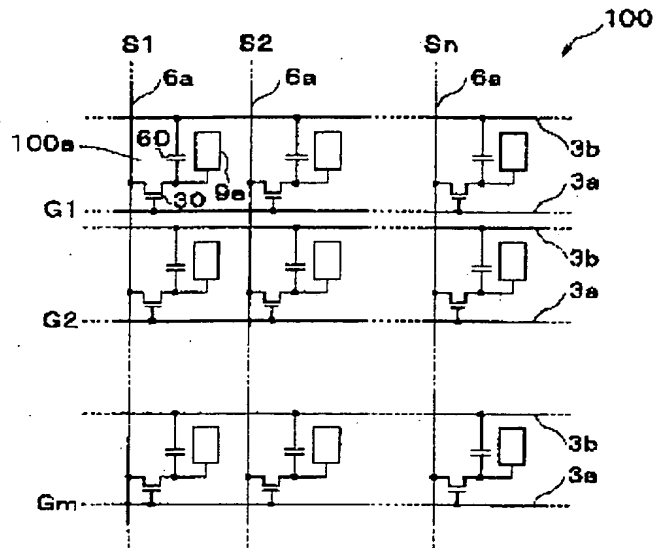
도면1



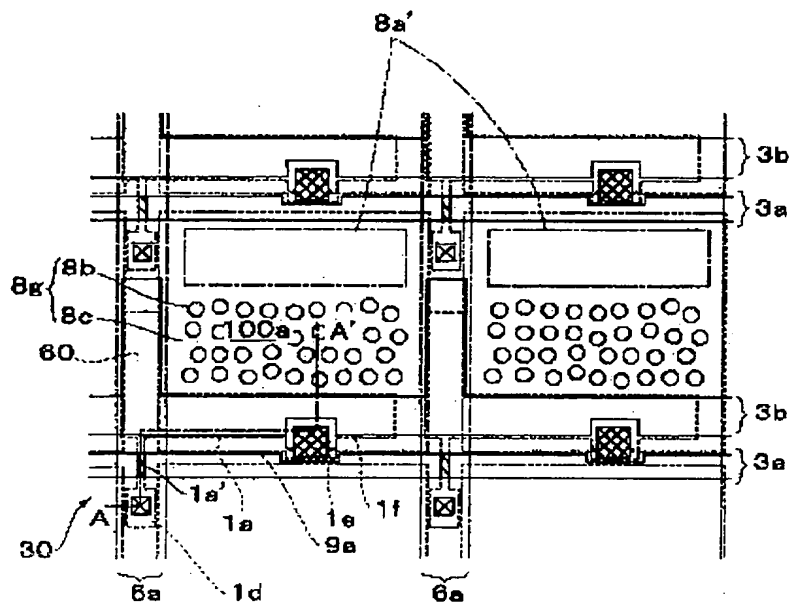
도면2



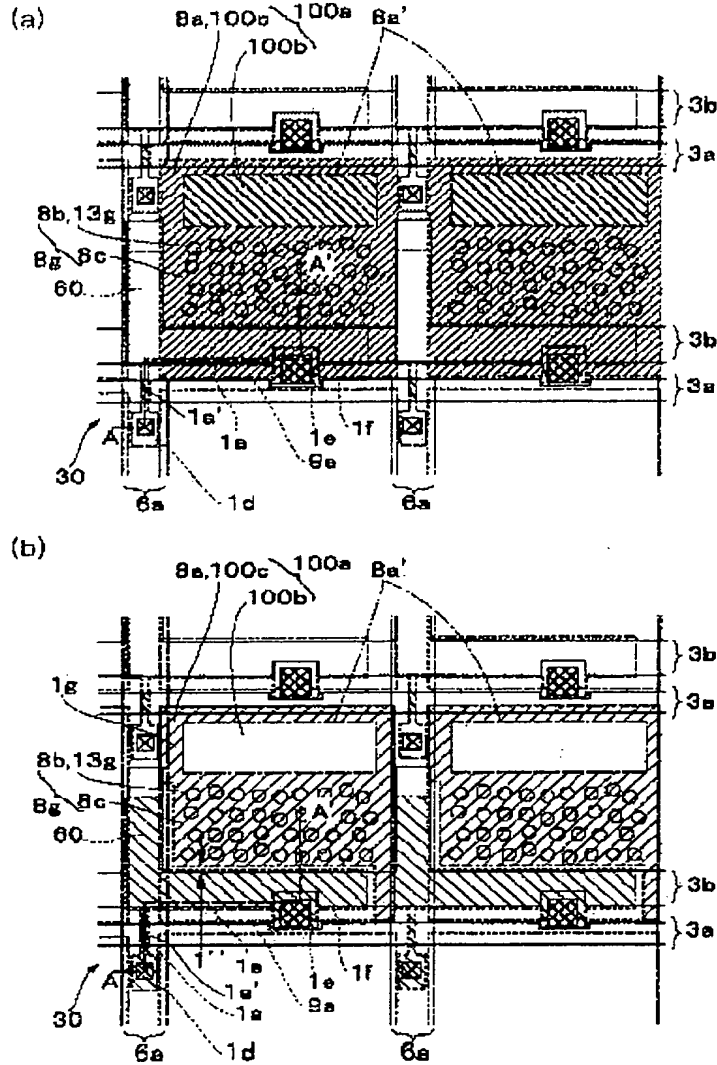
523



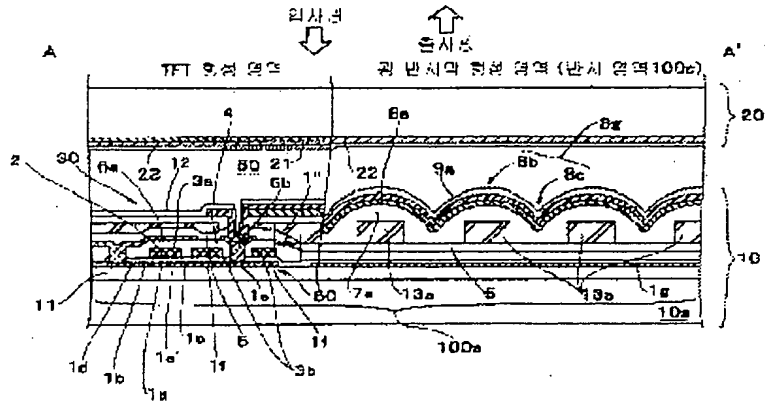
5E4



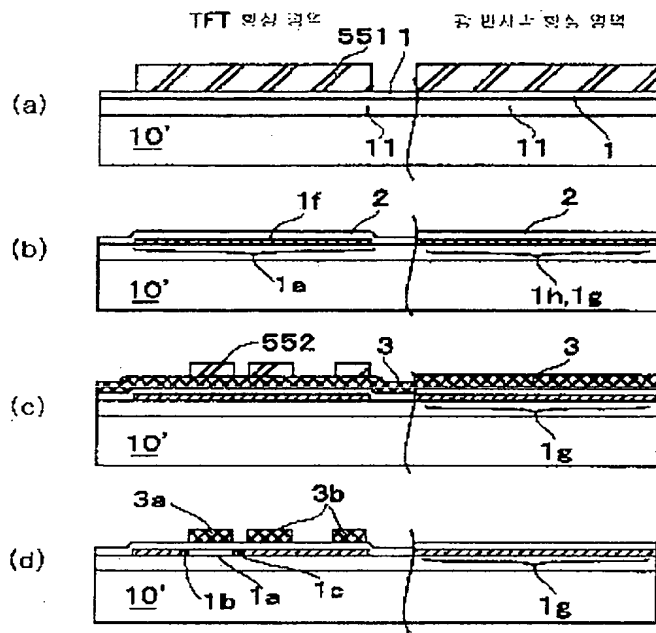
도 5



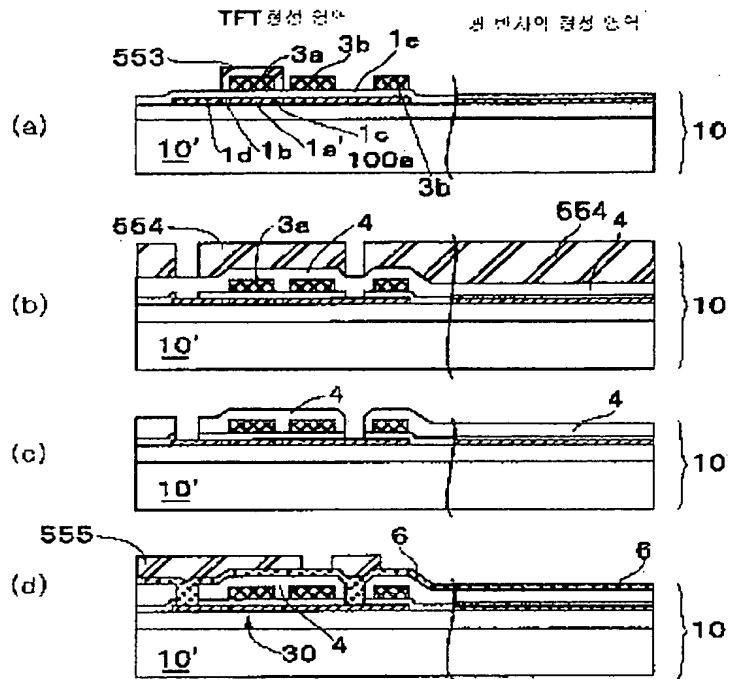
도 6



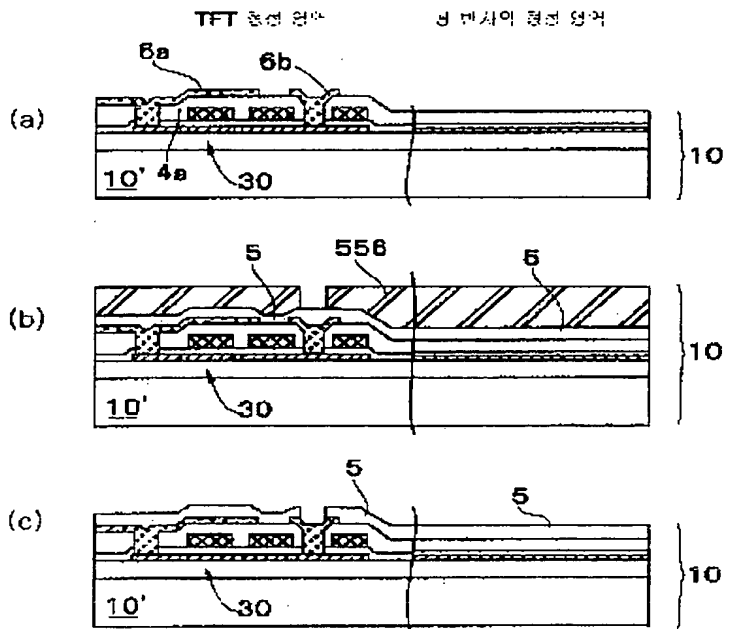
도 7



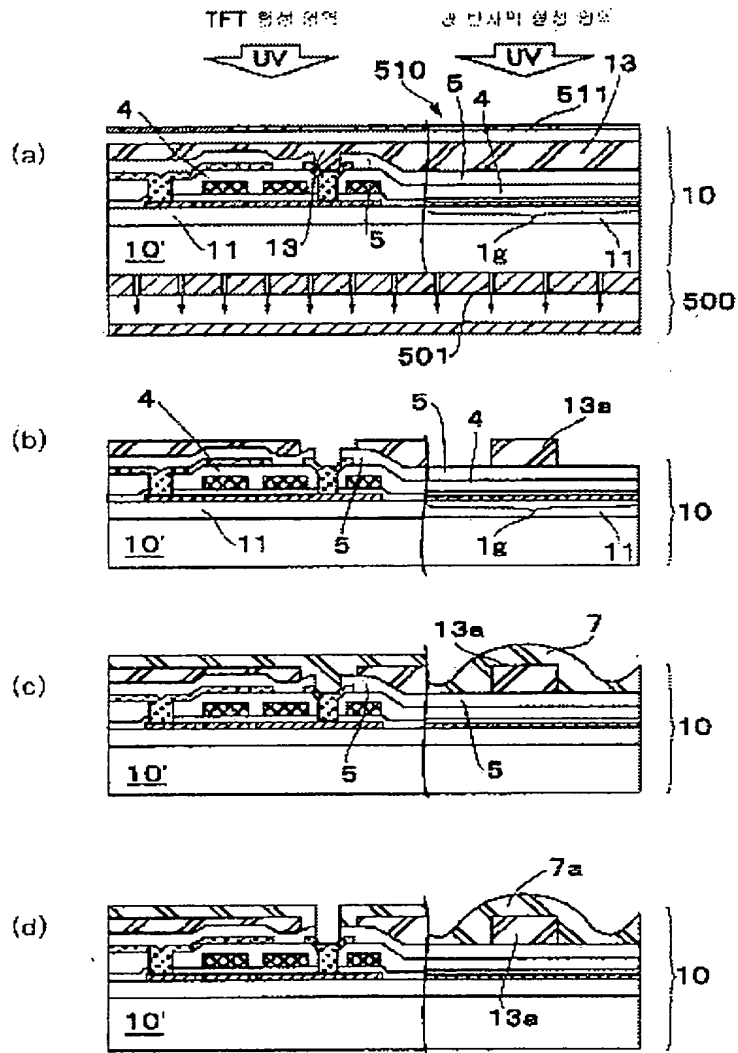
도 8



도 9



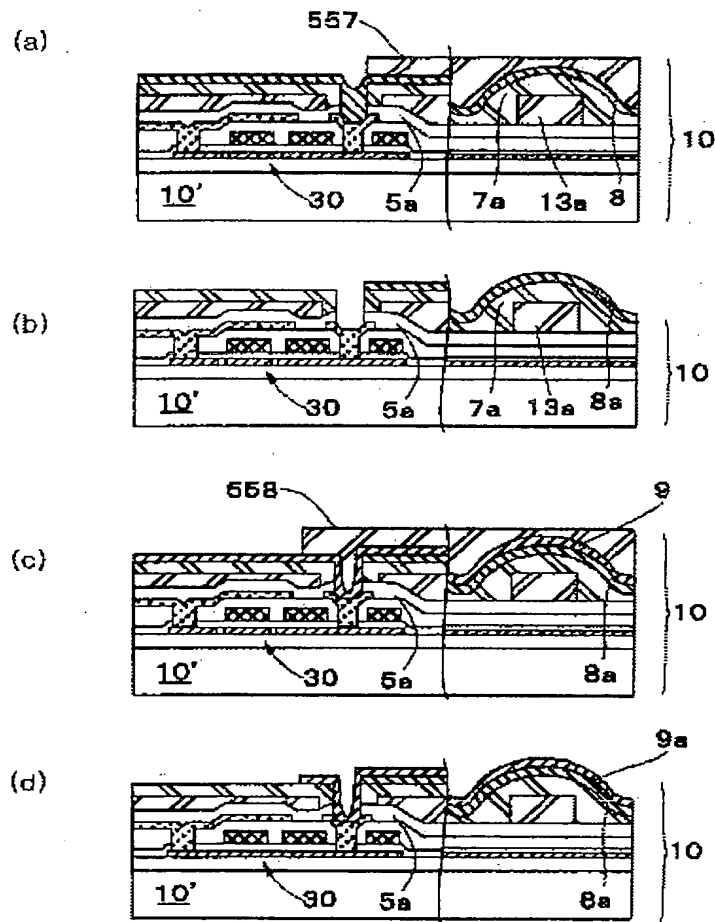
도면 10



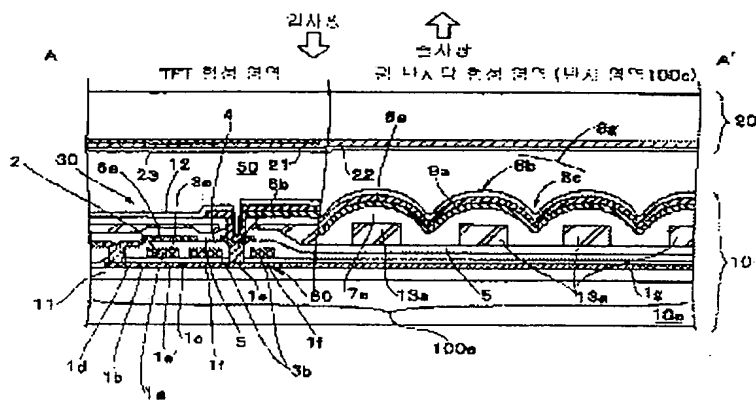
도면11

TFT 형성 단계

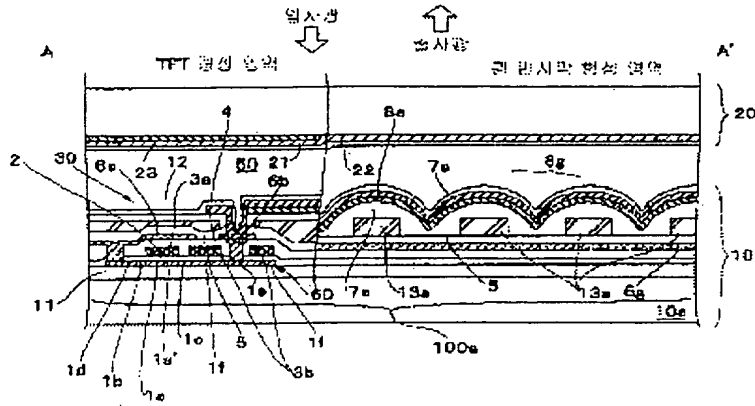
반투사막 형성 단계



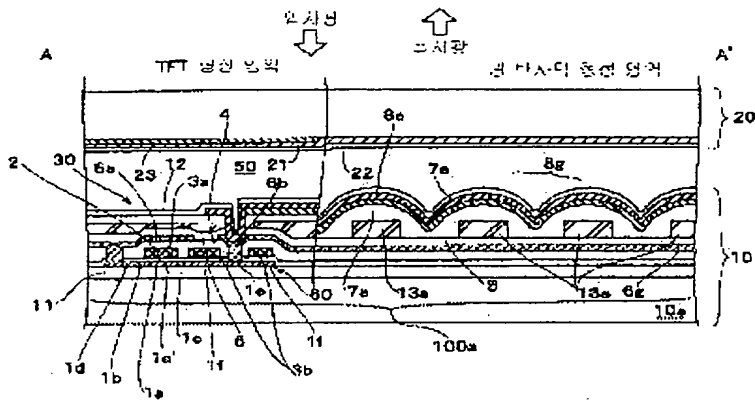
도면12



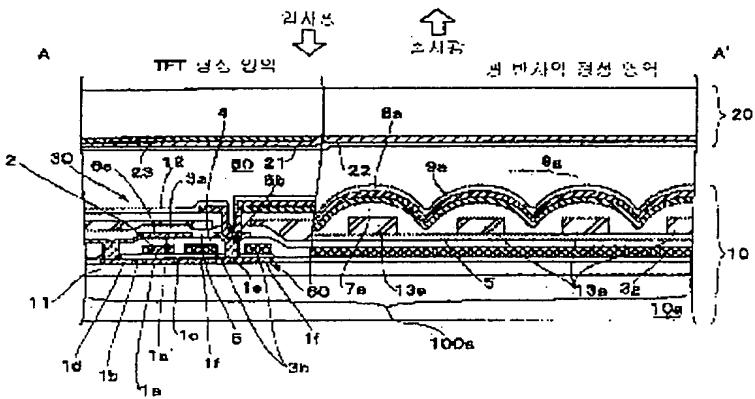
도면13



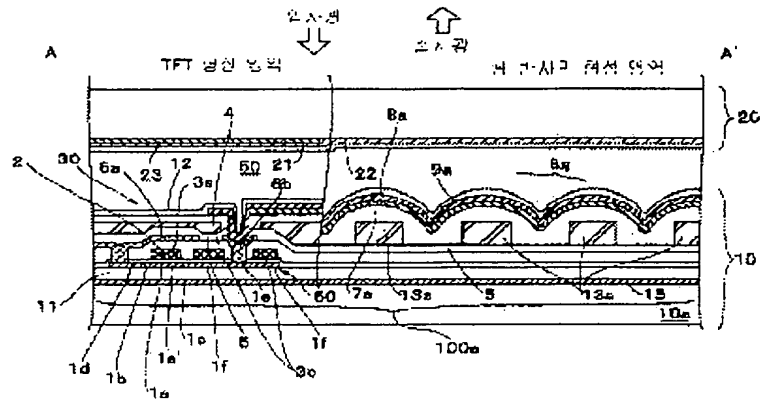
도면14



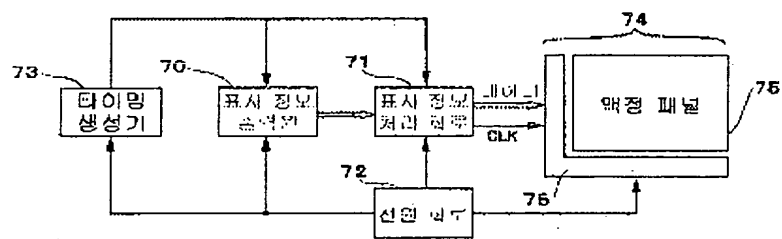
도면15



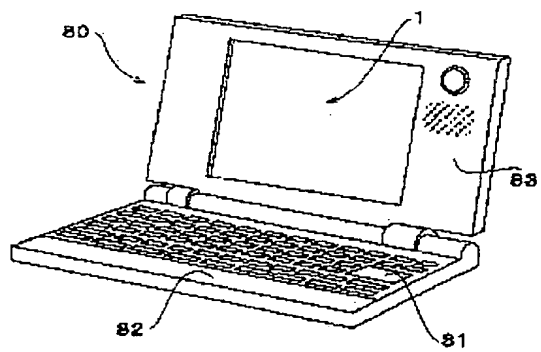
5218



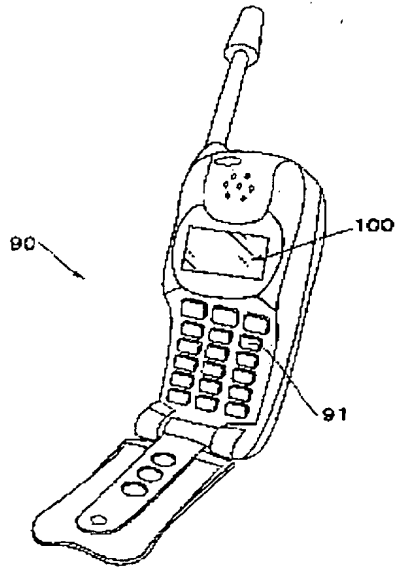
5217



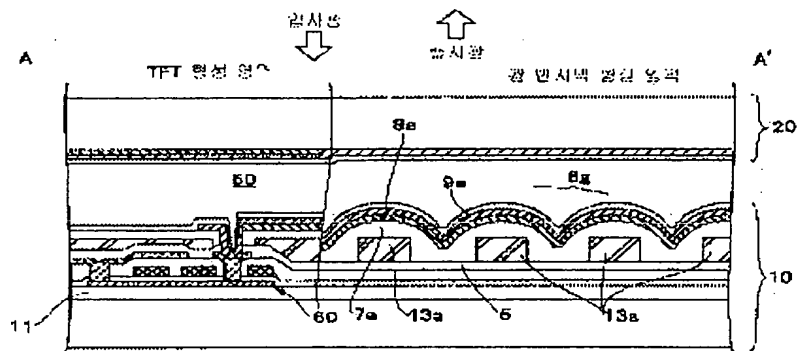
5918



도면 19



도면 20



도 21

